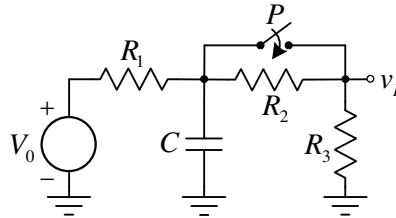


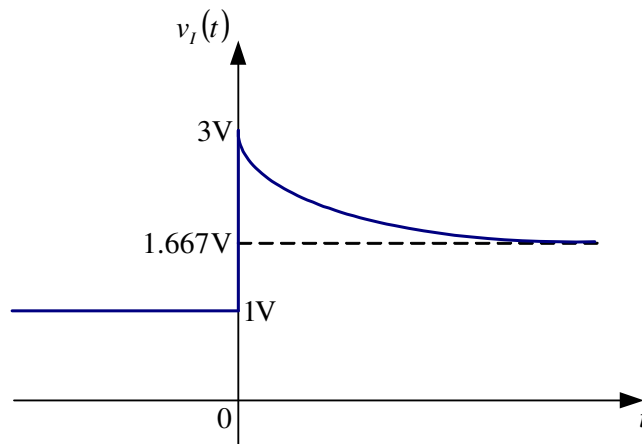
# ZADACI ZA SAMOSTALNI RAD

1. U kolu sa slike naponski generator generiše konstantan napon  $V_0 = 5V$ . Za  $t < 0$  kolo se nalazi u stacionarnom stanju i prekidač  $P$  je otvoren. Odrediti i nacrtati vremenski oblik napona  $v_I(t)$ , ako se u trenutku  $t = 0$  prekidač  $P$  zatvori. Poznato je  $R_1 = R_2 = 2k\Omega$ ,  $R_3 = 1k\Omega$  i  $C = 10nF$ .

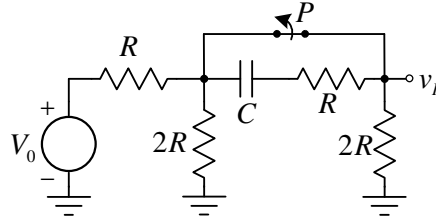


**Rešenje:**

$$v_I(t) = \begin{cases} 1V = const, & \text{za } t < 0 \\ 1.667V + 1.333V \cdot e^{-\frac{t}{6.67\mu s}}, & \text{za } t > 0 \end{cases}$$

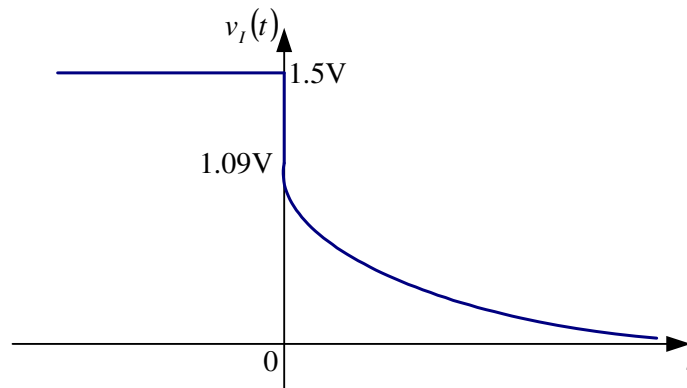


2. U kolu sa slike naponski generator generiše konstantan napon  $V_0 = 3V$ . Za  $t < 0$  kolo se nalazi u stacionarnom stanju i prekidač  $P$  je zatvoren. Odrediti i nacrtati vremenski oblik napona  $v_i(t)$ , ako se u trenutku  $t = 0$  prekidač  $P$  otvori. Poznato je  $R = 10k\Omega$  i  $C = 10nF$ .



**Rešenje:**

$$v_i(t) = \begin{cases} 1.5V = const, & \text{za } t < 0 \\ 1.09V \cdot e^{-\frac{t}{366.67\mu s}}, & \text{za } t > 0 \end{cases}$$



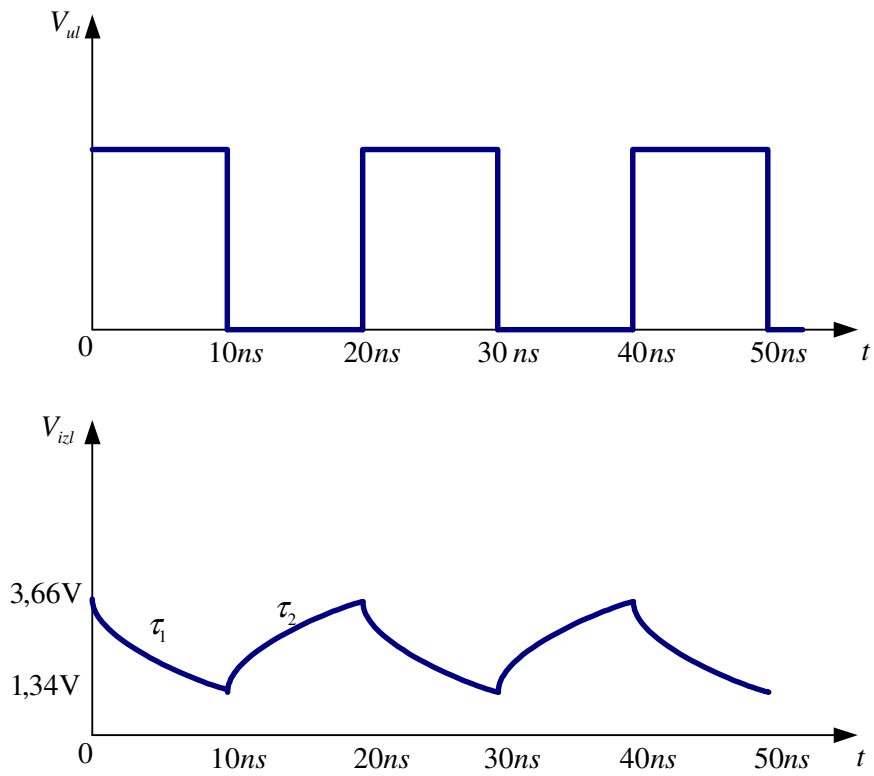
3. Ulazi dvoulaznog NILI CMOS logičkog kola su kratko spojeni i povezani na naponski generator povorke unipolarnih pravougaonih impulsa amplitude 5V, frekvencije 50MHz i jednakog trajanja impulsa i pauze. Izlaz CMOS logičkog kola je povezan na magistralu podataka čija je ukupna kapacitivnost prema masi 50pF. Napon napajanja CMOS logičkog kola iznosi 5V. PMOS tranzistori u provodnom režimu se mogu ekvivalentirati sa otpornostima  $r_{dsP} = 100 \Omega$ , a u neprovodnom režimu sa  $r_{dsP} \rightarrow \infty$ , dok se NMOS tranzistori u provodnom režimu mogu ekvivalentirati sa otpornostima  $r_{dsN} = 400 \Omega$ , a u neprovodnom režimu sa  $r_{dsN} \rightarrow \infty$ . Izračunati i nacrtati vremenski oblik napona na izlazu CMOS logičkog kola u ustaljenom stanju.

**Rešenje:**

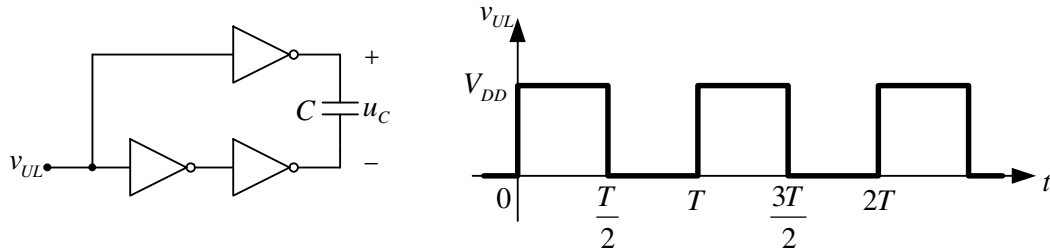
$V_{izl}(t)$  je periodičan signal sa periodom 20ns, a unutar intervala trajanja jedne periode važi:

$$V_{izl}(t) = 3,66V \cdot e^{-\frac{t}{10ns}} \quad \text{za } 0 \leq t \leq 10ns \quad \text{i} \quad V_{izl}(t) = 5V - 3,66V \cdot e^{-\frac{t-10ns}{10ns}} \quad \text{za } 10ns \leq t \leq 20ns .$$

Vremenski oblici signala na ulazu i izlazu datog CMOS logičkog kola su prikazani na sledećoj slici:



4. Invertori u kolu sa slike pripadaju CMOS familiji i napajaju se sa  $V_{DD} = 5V$ . NMOS i PMOS tranzistori koji sačinjavaju invertore se u provodnom režimu mogu ekvivalentirati otpornostima  $r_{ON} = 100\Omega$ , a u neprovodnom režimu sa  $r_{OFF} \rightarrow \infty$ . Kapacitivnost kondenzatora  $C$  iznosi 50nF. Na ulaz  $v_{UL}$  se dovodi periodična povorka pravougaonih impulsa periode  $T = 1ms$ , kao što je prikazano na slici. Izračunati i nacrtati vremenski oblik napona na kondenzatoru  $u_C(t)$  u ustaljenom stanju.



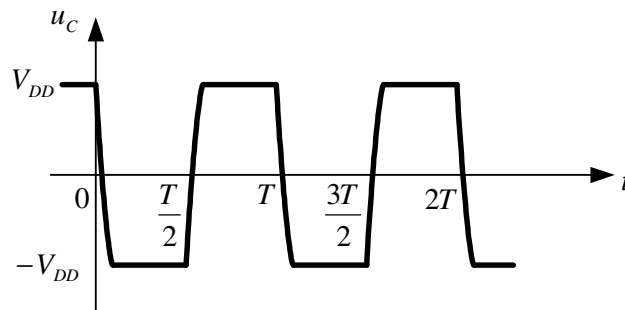
**Rešenje:**

$$u_C(t) = -V_{DD} + 2V_{DD} \cdot e^{-10^5 t} = -5V + 10V \cdot e^{-10^5 t}, \text{ za vremenski interval } 0 < t < \frac{T}{2}.$$

$$u_C(t) = V_{DD} - 2V_{DD} \cdot e^{-10^5 (t - \frac{T}{2})} = 5V - 10V \cdot e^{-10^5 (t - \frac{T}{2})}, \text{ za vremenski interval } \frac{T}{2} < t < T.$$

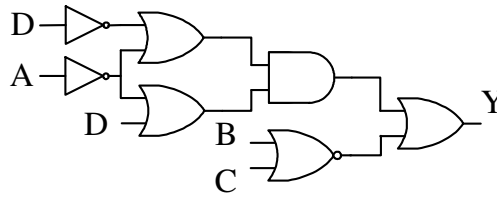
Vrednosti napona  $u_C(t)$  za interval  $0 < t < T$  se dalje periodično ponavljaju.

Vremenski dijagram napona  $u_C(t)$  ima sledeći izgled:



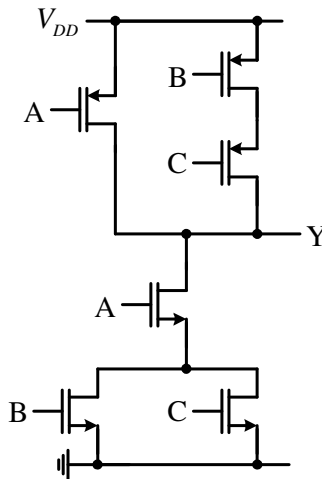
(NAPOMENA: silazne i uzlazne ivice signala  $u_C(t)$  su eksponencijalnog karaktera, opisane gornjim jednačinama, iako se to na dijagramu manje jasno vidi).

5. Isprojektovati najprostije statičko CMOS kolo koje realizuje bulovu funkciju kao kolo sa slike.

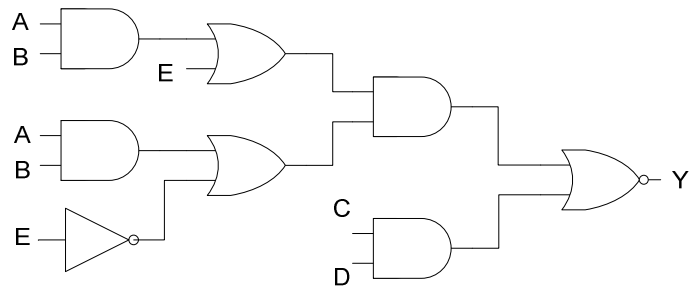


**Rešenje:**

Funkcija koju treba realizovati je  $Y = \overline{A(B+C)}$ , što se može dobiti primenom osnovnih operacija bulove algebre nad promenjivama koje učestvuju u formiranju izlaza Y. Statičko CMOS kolo koje realizuje ovu funkciju je prikazano na slici. Kako ulaz D ne utiče na vrednost izlazne promenjive Y on je izostavljen u realizaciji CMOS kola.



6. Koristeći NMOS i PMOS tranzistore, isprojektovati najprostije statičko CMOS kolo koje realizuje bulovu funkciju kao kolo sa slike.



**Rešenje:**

Funkcija koju treba realizovati je  $Y = \overline{AB + CD}$ , što se može dobiti primenom osnovnih operacija bulove algebre nad promenjivama koje učestvuju u formiranju izlaza Y. Statičko CMOS kolo koje realizuje ovu funkciju je prikazano na slici. Kako ulaz E ne utiče na vrednost izlazne promenjive Y on je izostavljen u realizaciji CMOS kola.

