

OSNOVI DIGITALNE ELEKTRONIKE (SI2ODE)

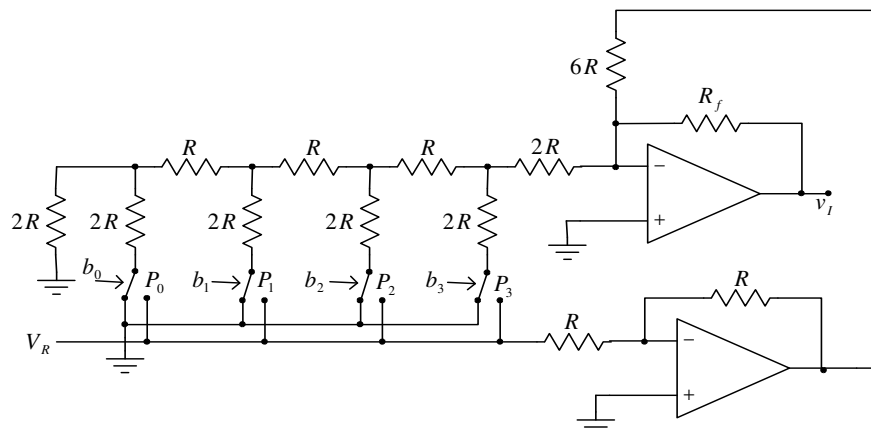
30. a) Na slici je prikazana šema četvorobitnog bipolarnog D/A konvertora sa lestvičastom R-2R otpornom mrežom. Na ulaz D/A konvertora se dovodi binarni broj $b_3b_2b_1b_0$, dok se na izlazu konvertora generiše analogni napon v_I koji je ekvivalent binarnog broja sa ulaza.

Prekidači P_i ($i=0,1,2,3$) povezuju donji kraj odgovarajućih otpornika $2R$ na napon V_R kada je vrednost odgovarajućeg bita b_i koji kontrolise taj prekidač jednaka 1, odnosno na masu kada je vrednost odgovarajućeg bita $b_i=0$. Otpornost prekidača je 0Ω .

Izvesti izraz za napon v_I u zavisnosti od napona V_R , otpornosti R , R_f i vrednosti binarnih promenljivih b_3, b_2, b_1, b_0 .

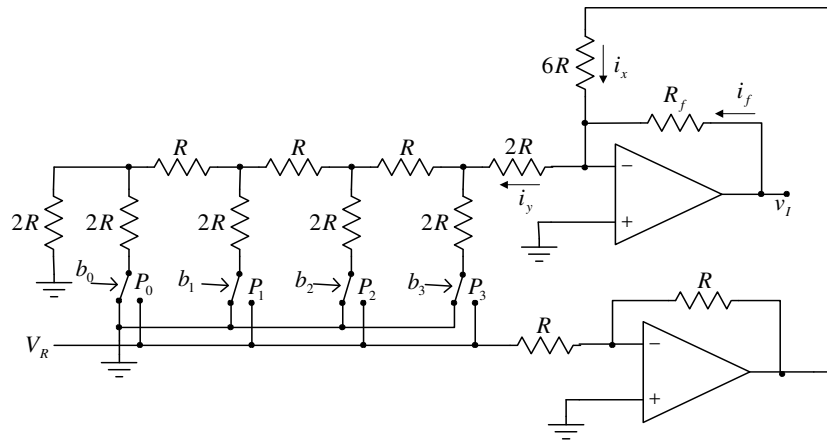
b) Odrediti napon na izlazu D/A konvertora kada je na ulazu prisutan binarni kod $b_3b_2b_1b_0 = 0000$, zatim kada je na ulazu prisutan binarni kod $b_3b_2b_1b_0 = 1000$, a potom odrediti i napon na izlazu D/A konvertora kada je na ulazu prisutan binarni kod $b_3b_2b_1b_0 = 1111$.

c) Ako je poznato da je $V_R = -6\text{ V}$ i $R = 1\text{ k}\Omega$ odrediti otpornost R_f tako da za maksimalnu vrednost binarnog broja na ulazu, izlazni napon bude $v_I = 4,375\text{ V}$.



Rešenje:

a) Ako se označe struje i_x , i_y i i_f kao na slici i napišu odgovarajuće jednačine, dobija se:



$$v_I = R_f \cdot i_f = R_f \cdot (i_y - i_x)$$

$$i_x = \frac{-V_R}{6R}$$

$$i_y = \frac{1}{2} \cdot \frac{(-V_R)}{3R} \cdot b_3 + \frac{1}{4} \cdot \frac{(-V_R)}{3R} \cdot b_2 + \frac{1}{8} \cdot \frac{(-V_R)}{3R} \cdot b_1 + \frac{1}{16} \cdot \frac{(-V_R)}{3R} \cdot b_0$$

Iz prethodne tri jednačine se dobija:

$$v_I = -\frac{1}{16} \cdot \frac{V_R}{3R} \cdot R_f \cdot (8b_3 + 4b_2 + 2b_1 + b_0) + \frac{V_R}{6R} \cdot R_f = \frac{V_R}{6R} \cdot R_f - \frac{V_R}{48R} \cdot R_f \cdot (8b_3 + 4b_2 + 2b_1 + b_0)$$

b) Za $b_3b_2b_1b_0 = 0000$ je: $v_I = \frac{V_R}{6R} \cdot R_f$.

Za $b_3b_2b_1b_0 = 1000$ je: $v_I = 0$

Za $b_3b_2b_1b_0 = 1111$ je: $v_I = -\frac{7V_R}{48R} \cdot R_f$

c) Po uslovu zadatka je $v_I = 4,375 \text{ V}$ za $b_3b_2b_1b_0 = 1111$. Na osnovu izraza izvedenog u tački a) dobija se:

$$v_I = \frac{-6V}{6R} \cdot R_f - \frac{-6V}{48R} \cdot R_f \cdot 15 = 4,375 \text{ V}$$

Dalje sledi:

$$-\frac{R_f}{R} \cdot + \frac{15R_f}{8R} = 4,375 \text{ odnosno:}$$

$$\frac{7R_f}{8R} = 4,375 \text{ odakle se konačno dobija da je tražena otpornost:}$$

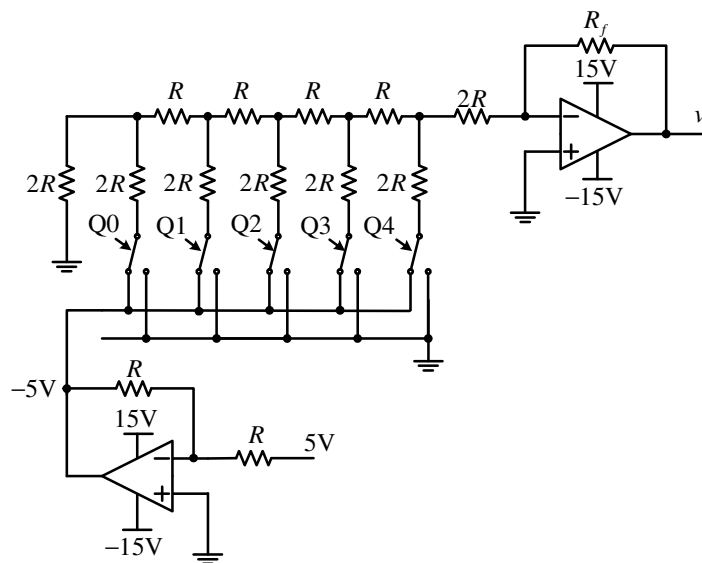
$$R_f = 5 \text{ k}\Omega.$$

31. Na slici je prikazana šema petobitnog unipolarnog D/A konvertora sa lestvičastom R-2R otpornom mrežom. Prekidači povezuju donji kraj odgovarajućih otpornika 2R na napon $-5V$ kada je vrednost odgovarajućeg bita Q_i koji kontroliše taj prekidač jednaka 1, odnosno na masu kada je vrednost odgovarajućeg bita jednaka 0. Otpornost prekidača je 0Ω .

a) Izvesti izraz za napon v_I u zavisnosti od otpornosti R , R_f i vrednosti binarnih promenljivih Q_4, Q_3, Q_2, Q_1, Q_0 .

b) Odrediti napon na izlazu D/A konvertora kada je na ulazu prisutan binarni kod $Q_4Q_3Q_2Q_1Q_0 = 00000$, a potom odrediti i napon na izlazu D/A konvertora kada je na ulazu prisutan binarni kod $Q_4Q_3Q_2Q_1Q_0 = 11111$.

c) Odrediti otpornost R tako da maksimalna vrednost izlaznog napona bude $+3.875V$, ako je otpornik povratne sprege sumirajućeg operacionog pojačavača $R_f = 1k\Omega$.



Rešenje:

a) $v_I = R_f \cdot i_f = R_f \cdot i_y$

$$i_y = \frac{1}{2} \cdot \frac{5V}{3R} \cdot Q_4 + \frac{1}{4} \cdot \frac{5V}{3R} \cdot Q_3 + \frac{1}{8} \cdot \frac{5V}{3R} \cdot Q_2 + \frac{1}{16} \cdot \frac{5V}{3R} \cdot Q_1 + \frac{1}{32} \cdot \frac{5V}{3R} \cdot Q_0$$

Iz prethodne dve jednačine se dobija:

$$v_I = \frac{1}{32} \cdot \frac{5V}{3R} \cdot R_f \cdot (16Q_4 + 8Q_3 + 4Q_2 + 2Q_1 + Q_0) = \frac{5V}{96R} \cdot R_f \cdot (16Q_4 + 8Q_3 + 4Q_2 + 2Q_1 + Q_0)$$

b) Za $Q_4Q_3Q_2Q_1Q_0 = 00000$ je: $v_I = 0$

Za $Q_4Q_3Q_2Q_1Q_0 = 11111$ je: $v_I = \frac{5V}{96R} \cdot R_f \cdot 31 = \frac{155V}{96R} \cdot R_f$

c) Iz izraza za napon na izlazu kada je na ulazu kombinacija 11111 i uslova zadatka dobija se:

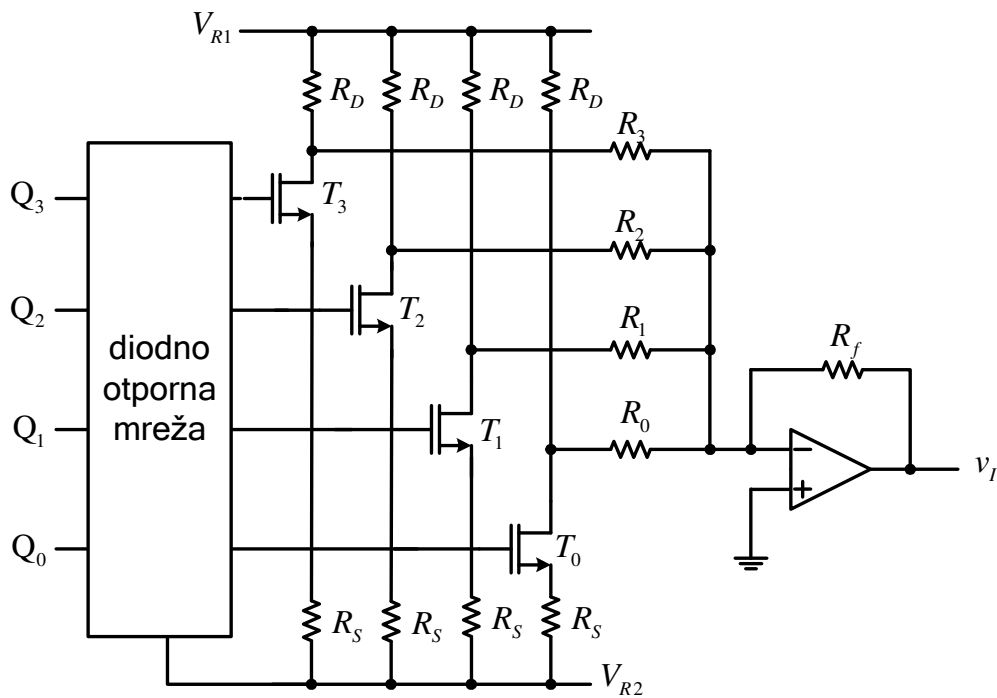
$$v_{IMAX} = \frac{155V}{96R} \cdot R_f = 3.875V \Rightarrow R = 416.67\Omega$$

32. Diodno-otpornom mrežom obezbeđeno je da NMOS tranzistori u kolu D/A konvertora sa slike rade kao prekidači kada su ulazni digitalni signali standardni CMOS signali ($0 \div 5V$).

a) Odrediti vrednosti otpornika R_D , R_0 , R_1 , R_2 i R_3 ako se zahteva da maksimalna apsolutna vrednost izlaznog napona bude $|V_{\max}| = 7V$. Poznato je: $V_{R1} = 10V$, $V_{R2} = -1V$, $R_S = 900\Omega$, otpornost NMOS tranzistora kada provode $r_{ON} = 100\Omega$, $R_f = 4k\Omega$. Sve ostale karakteristike svih komponenti su idealne.

b) Nacrtati vremenski dijagram izlaznog napona v_I ako je na ulaz D/A konvertora priključen binarni brojač koji broji unapred od stanja $Q_3Q_2Q_1Q_0 = 0000$ do $Q_3Q_2Q_1Q_0 = 1111$, a zatim promeni smer i broji do stanja $Q_3Q_2Q_1Q_0 = 0000$. Sva kašnjenja kroz kolo sa slike su zanemarljiva.

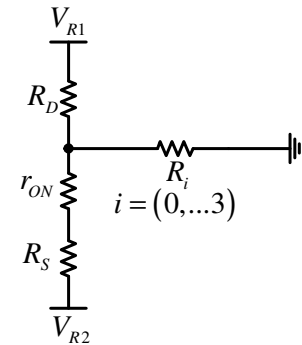
c) Ako se između drejna tranzistora T_2 i mase priključi kondenzator C takav da je $C \cdot (R_D \parallel R_2) \approx 0.5T_{CLK}$, skicirati oblik izlaznog napona pod istim uslovima kao u prethodnoj tački (T_{CLK} je perioda taktnih impulsa brojača). Sve ostale parazitne kapacitivnosti u kolu su zanemarljive.



Rešenje:

a) U pitanju je unipolarni D/A konvertor u kome ulaznoj kombinaciji 1111 odgovara napon na izlazu 0V, a ulaznoj kombinaciji 0000 odgovara najmanji negativan napon na izlazu.

Vrednost otpornosti R_D određujemo iz uslova da kada tranzistor vodi nema struje kroz odgovarajući otpornik koji povezuje prekidač i izlaz kola. Kako su ovi otpornici jednim krajem vezani za masu (negativni ulaz operacionog pojačavača), potrebno je obezbediti 0V na dregnju tranzistora kada tranzistor vodi.



Prema slici, važi sledeća jednačina (I Kirhofov zakon za struje za dregn tranzistora):

$$\frac{V_{R1}}{R_D} = \frac{|V_{R2}|}{R_S + r_{ON}},$$
$$R_D = \frac{V_{R1}}{|V_{R2}|} (R_S + r_{ON}) = 10\text{k}\Omega.$$

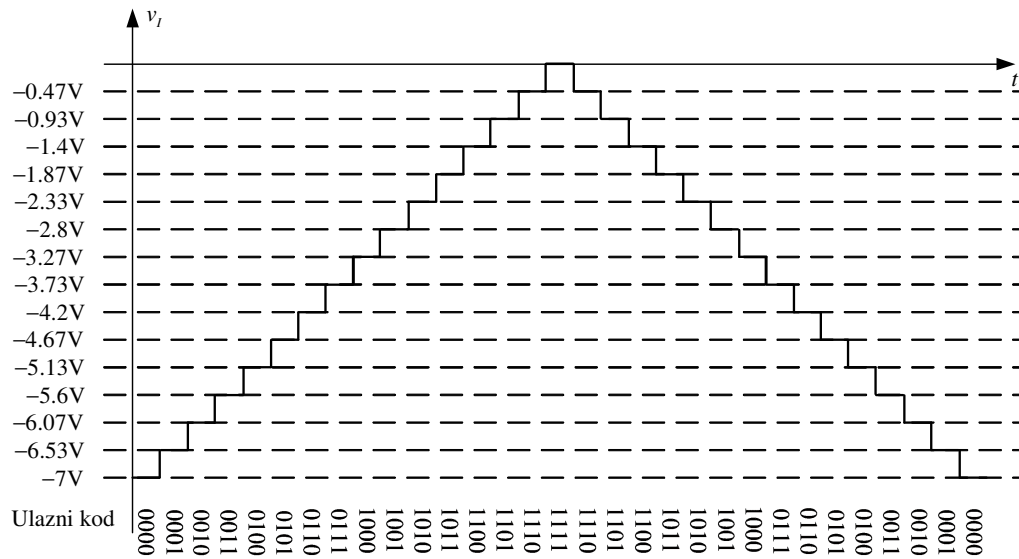
Ako je na ulazu kombinacija 0000 svi prekidači su isključeni, prema izlazu teče maksimalna struja, tako da je izlazni napon najmanji mogući negativan

$$v_I = -15R_f \frac{V_{R1}}{R_0 + R_d} = -|V_{\max}| = -7\text{V},$$
$$R_0 + R_D = 15R_f \frac{V_{R1}}{7\text{V}} = 86\text{k}\Omega,$$
$$R_0 = 76\text{k}\Omega.$$

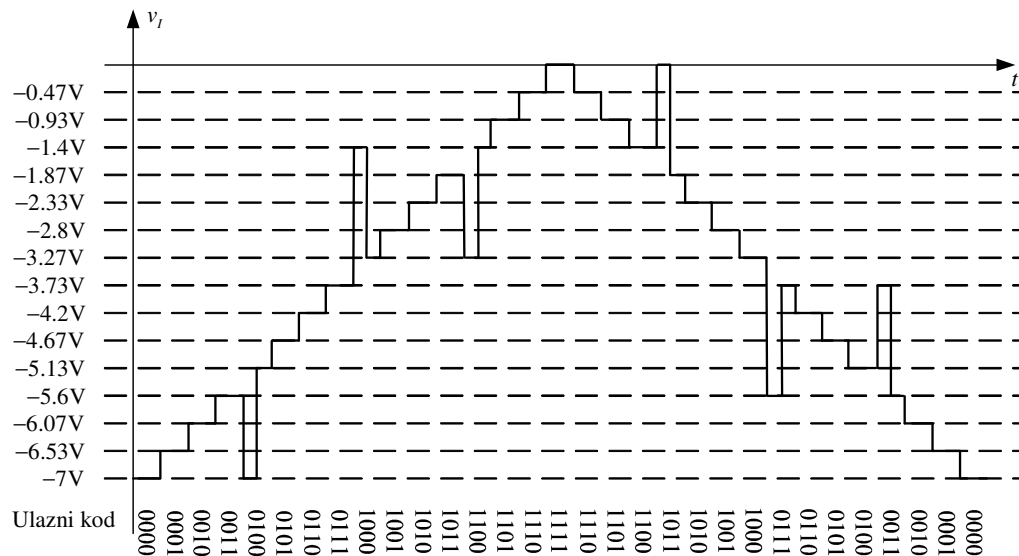
Na osnovu osobina otporne mreže određujemo ostale otpornosti

$$R_1 + R_d = \frac{R_0 + R_d}{2} = 43\text{k}\Omega,$$
$$R_1 = 33\text{k}\Omega$$
$$R_2 + R_d = \frac{R_1 + R_d}{2} = 21.5\text{k}\Omega,$$
$$R_2 = 10.5\text{k}\Omega$$
$$R_3 + R_d = \frac{R_2 + R_d}{2} = 10.75\text{k}\Omega,$$
$$R_3 = 750\Omega$$

b) Traženi vremenski dijagram napona prikazan je na sledećoj slici.



c) Zbog dodatog kondenzatora prekidač u grani koju kontroliše ulaz Q_2 sporiji je od ostalih prekidača. Prilikom promene ulaznog koda dolazi do pojave glicheva svaki put kada se menja vrednost ulaza Q_2 . Vremenski dijagram napona na izlazu prikazan je na slici. Glichevi se javljaju prilikom prelaza 0011 \rightarrow 0100, 0111 \rightarrow 1000, 1011 \rightarrow 1100, 1100 \rightarrow 1011, 1000 \rightarrow 0111, i 0100 \rightarrow 0011.

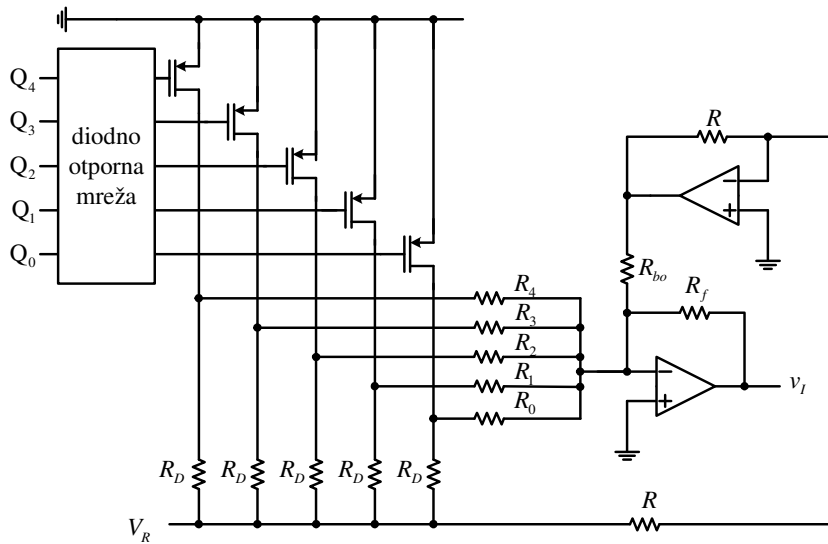


33. Na slici je prikazan bipolarni D/A konvertor sa težinskom otpornom mrežom sledećih karakteristika:

- rezolucija: 5 bita (4bita+znak)
- kôd: binarni ofset
- opseg izlaznog napona: $V_{\min} = -5V$ za ulazni kôd $Q_4Q_3Q_2Q_1Q_0 = 00000$,
 $V_{\max} = +4.6875V$ za ulazni kôd $Q_4Q_3Q_2Q_1Q_0 = 11111$.

Diodno-otporna mreža prilagođava naponske nivoe standardne digitalne CMOS logike na naponske nivoe koji odgovaraju ovom D/A konvertoru.

Izračunati vrednosti svih otpornika u D/A konvertoru ako je poznato $V_R = -10.2V$, otpornost otpornika povratne sprege $R_f = 1k\Omega$, otpornost kanala uključenog tranzistora može se zanemariti.



Rešenje:

Ako je na ulazu kombinacija 00000 napon na izlazu je

$$v_I = R_f \frac{V_R}{R_{b0}} = -R_f \frac{|V_R|}{R_{b0}} = V_{\min}$$

$$R_{b0} = -R_f \frac{|V_R|}{V_{\min}} = 2.04k\Omega$$

Ako je na ulazu kombinacija 11111 napon na izlazu je

$$v_I = R_f \left(\frac{V_R}{R_{b0}} - 31 \frac{V_R}{R_D + R_0} \right) =$$

$$-R_f \left(\frac{|V_R|}{R_{b0}} - 31 \frac{|V_R|}{R_D + R_0} \right) = V_{\max}$$

$$v_I = V_{\min} + 31R_f \frac{|V_R|}{R_D + R_0} = V_{\max}$$

$$R_D + R_0 = 31R_f \frac{|V_R|}{V_{\max} - V_{\min}} = 32.64k\Omega$$

Na osnovu osobina težinske mreže određujemo ostale otpornike

$$R_D + R_1 = 16.32\text{k}\Omega$$

$$R_D + R_2 = 8.16\text{k}\Omega$$

$$R_D + R_3 = 4.08\text{k}\Omega$$

$$R_D + R_4 = 2.04\text{k}\Omega$$

Očigledno da postoji jedan stepen slobode prilikom biranja vrednosti otpornosti R_D , koja samo mora ispunjavati uslov da je

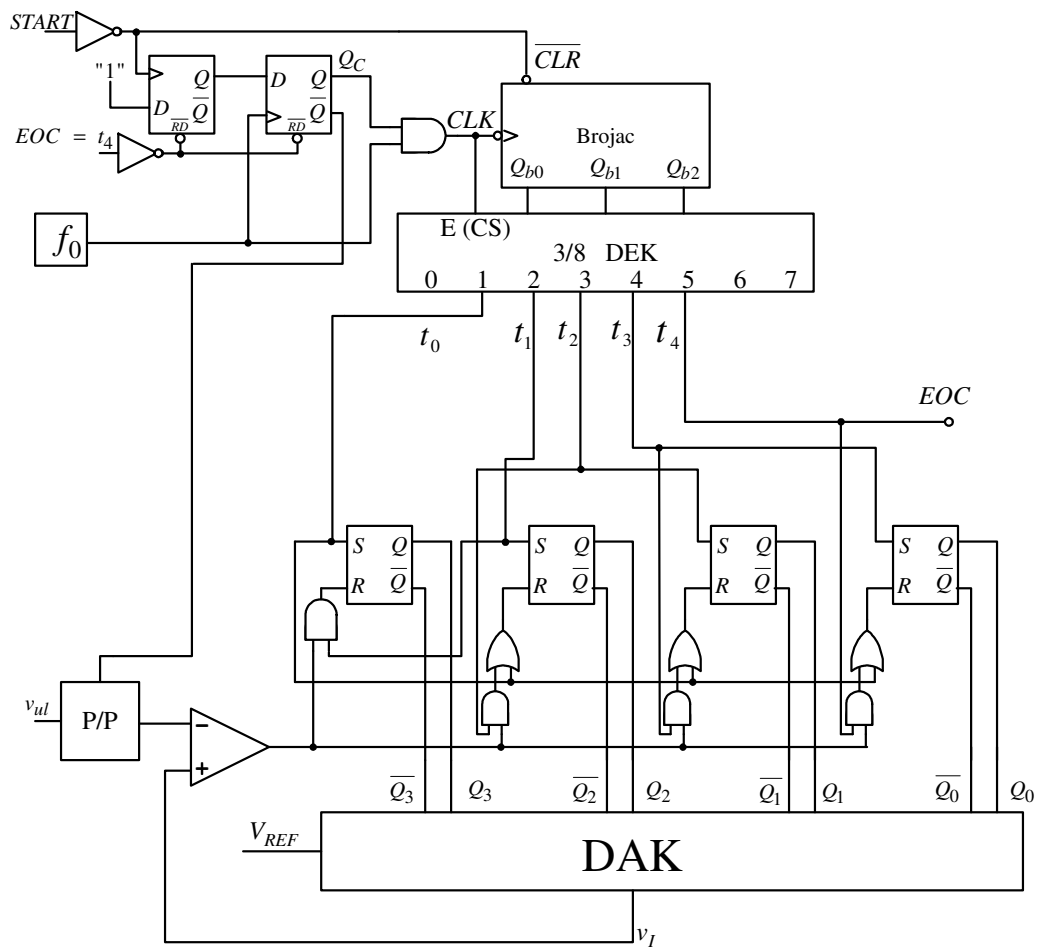
$$R_D \leq 2.04\text{k}\Omega$$

kako bi R_4 bio nenegativan (pošto ne može postojati negativna otpornost).

34. Na slici je prikazana logička šema A/D konvertora sa sukcesivnim aproksimacijama. Početak konverzije se zadaje signalom $START$ trajanja $0.1T_{CLK}$, asinhronim u odnosu na CLK izlaz generatora impulsa. Odnos signal/pauza generatora impulsa je $0.1T_{CLK}/0.9T_{CLK}$, gde je T_{CLK} perioda taktnih impulsa.

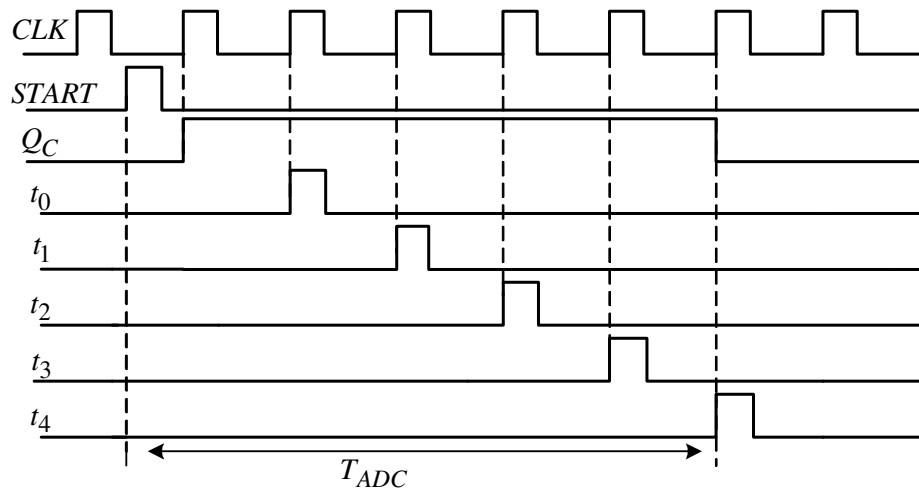
a) Nacrtati vremenske dijagrame signala $START$, signala Q_C i signala t_0 do t_4 .

b) Ako je vreme postavljanja D/A konvertora $t_{st} = 0.9\mu s$, a kašnjenje kroz sva druga kola u mreži zanemarljiva, odrediti maksimalno moguće vreme konverzije A/D konvertora.



Rešenje:

a) Na sledećoj slici su prikazani vremenski dijagrami signala $START$, signala Q_C i signala t_0 do t_4 .



b) Pošto je signal *START* asinhron, u kolu je implementirana logika za sinhronizaciju koja obezbeđuje da se ivice *START* i *CLK*, nikada na ulazima brojača ne pojave istovremeno.

Nakon silazne ivice signala *START* prva uzlazna ivica *CLK* setuje signal *Q_C*, a prva silazna ivica *CLK* inkrementira brojač, što znači da će se tek na drugu uzlaznu ivicu *CLK* pojaviti signal *t_0*. To znači da od uzlazne ivice signala *CLK* koja je registrovala *START* do generisanja *t_4* prođe $5T_{CLK}$. Pošto u najnepovoljnijem slučaju silazna ivica signala *START* može da se pojavi neposredno iza uzlazne ivice signala *CLK*, maksimalno moguće vreme konverzije iznosi:

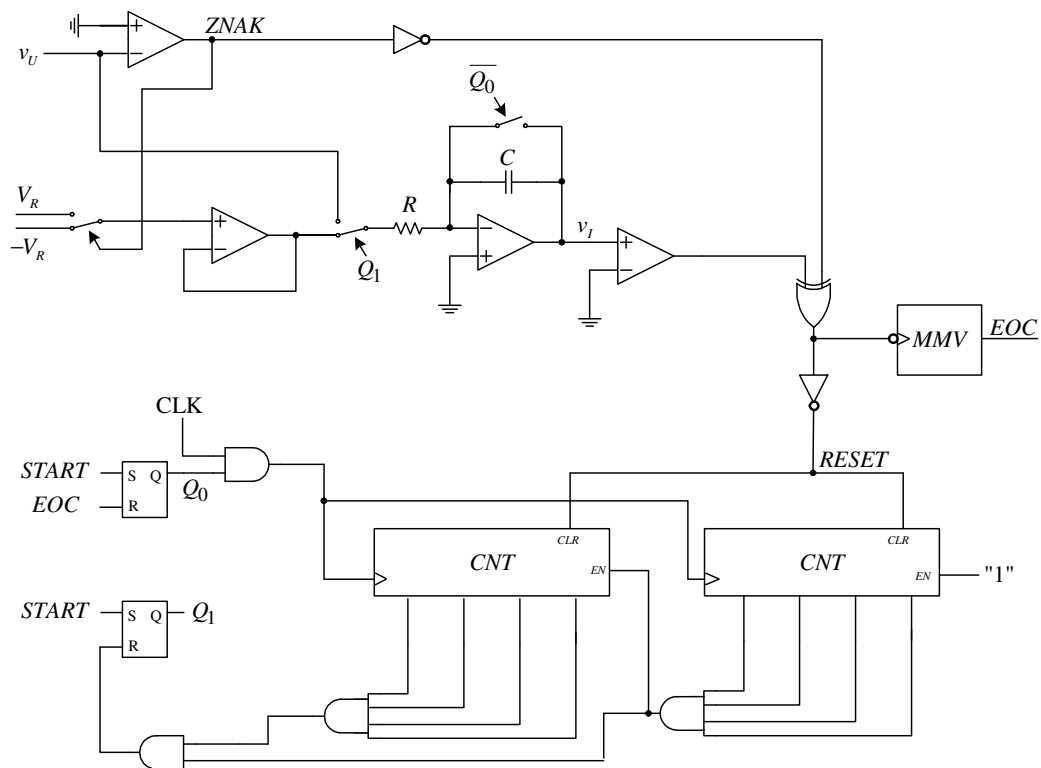
$$T_{ADC} = 5T_{CLK} + 1T_{CLK} + 0.1T_{CLK} \approx 6T_{CLK} = 6\mu\text{s}.$$

35. Na slici je prikazana logička šema bipolarnog A/D konvertora sa dvojnim nagibom koji ulazni napon $-5V \leq V_u \leq 5V$ konvertuje u 9-bitni binarni broj u kodu „znak + apsolutna vrednost“.

a) Ako operacioni pojačavač linearno radi u opsegu $|v_I| \leq 10V$ odrediti minimalnu vrednost vremenske konstante integratora. Učestanost takta je 10kHz. Odrediti vrednost V_R koja najbolje odgovara rešenju.

b) Ako je otpornost uključenog prekidača $r_{ON} = 10\Omega$, a kapacitivnost integracionog kondenzatora $C = 100nF$ odrediti vrednost otpornika u A/D konvertoru, ako vremenska konstanta integratora ima minimalnu moguću vrednost.

c) Ako je $v_U = 2.5V$, elementi u kolu imaju vrednosti određene u prethodnim tačkama, i pojavi se signal START, izračunati i nacrtati jedan ispod drugog vremenske dijagrame napona na izlazima integratora i memorijskih elemenata, na reset ulazima brojača, kao i signala EOC.



Rešenje:

a) Najveći napon po apsolutnoj vrednosti na izlazu operacionog pojačavača se javlja kada je ulazni napon takođe najveći mogući po apsolutnoj vrednosti odnosno $\pm 5V$

$$\frac{|v_U|_{\max}}{(R + r_{on})C} \cdot 256T_{CLK} \leq 10V .$$

$$[(R + r_{on})C]_{\min} = \frac{128}{f} = 12.8ms .$$

Vrednost referentnog napona V_R mora biti takva da osigura da za maksimalnu vrednost primenjenog napona na ulazu $\pm 5V$ brojač odbroji tačno do maksimalne binarne vrednosti, a to je 255, odnosno:

$$\frac{|v_U|_{\max}}{(R + r_{on})C} \cdot 256T_{CLK} = \frac{V_R}{(R + r_{on})C} \cdot 255T_{CLK}$$

$$V_R = \frac{256}{255} V_{ul \max} \approx 5.02V .$$

b)

$$(R + r_{on}) = \frac{128}{fC} = \frac{12.8ms}{C} = 128k\Omega .$$

$$R = 127.99k\Omega .$$

c) Traženi vremenski dijagrami prikazani su na sledećoj slici:

