

Povezivanje diskretnih logičkih kola sa analognom elektronikom. Osnovi prekidačke logike u industriji i primene.

Baferisanje logičkih kola

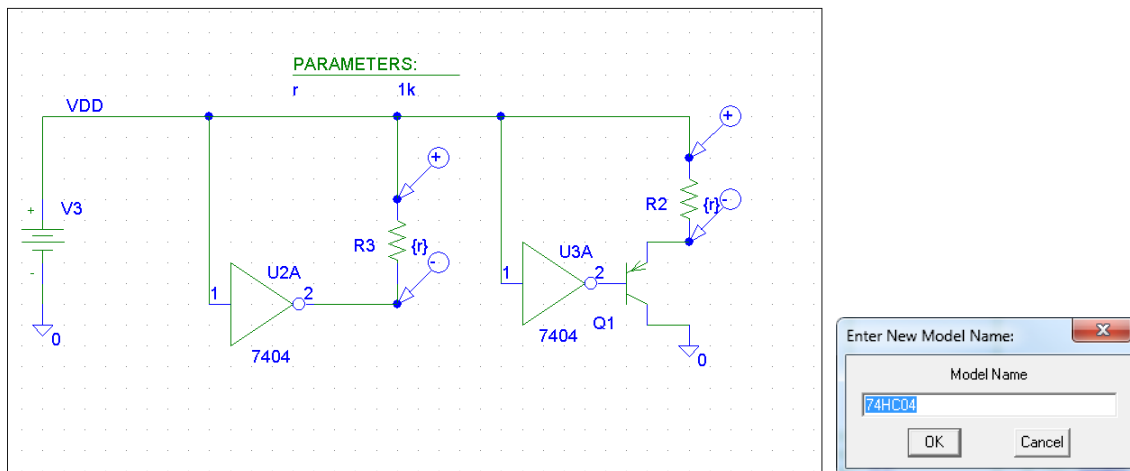
Standardna diskretna CMOS kola iz HC familije, kao i logička kola kojima se realizuju digitalni izlazi mikrokontrolera, u mnogim situacijama nemaju dovoljno malu izlaznu otpornost. Moguća rešenja koja su u okviru čiste digitalne elektronike su:

- Paralelovanje. Ako se na primer paraleluju 3 invertora, ekvivalentna izlazna otpornost će da bude 3x manja, Pogodno je ako postoji višak neiskorišćenih invertora.
- Upotreba kola BiCMOS tehnologije. Nepovoljno ako je na primer potreban samo jedan invertor male izlazne otpornosti, jer se koristi čip sa 6 invertora da bi se iskoristila funkcija samo jednog

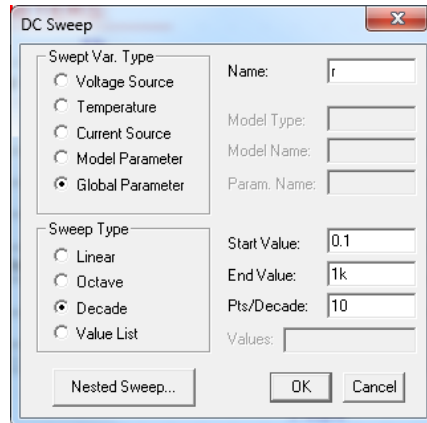
Često prethodni metodi nisu dovoljni ili nisu ekonomični. Alternativa je i baferisanje pomoću tranzistora, na isti način kako se baferišu operacioni pojačavači.

Pojačavanje izlazne struje

Na slici je prikazan baferisan i nebaferisan 74HC04 invertor. Pošto je emitorska struja baferisanog invertora β veća od izlazne struje nebaferisanog invertora, sleduje da je izlazna otpornost β manja. (pogledati predavanje o BiCMOS kolima)

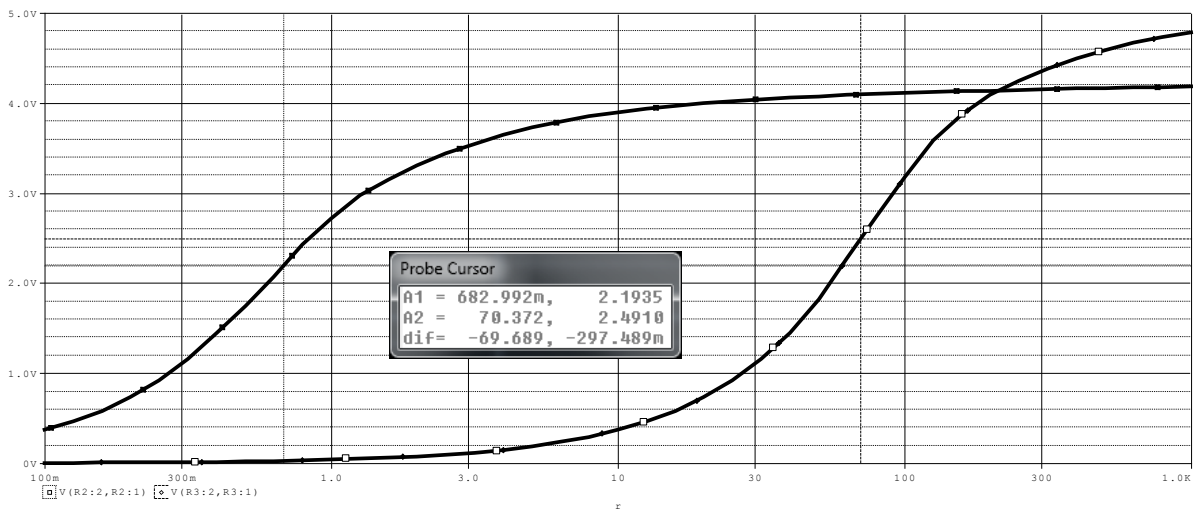


Izlazni otpornik je sweep-ovan logaritamski (po dekadama) da bi se bi grafici bili pregledniji:



Na sledećem grafiku se vide rezultati simulacije. Posmatra se **diferencijalno pad napona na potrošaču**. Što je otpornost potrošača manja, manji je i pad napona na njemu. Kada taj napon padne na 50% od vrednosti napona na beskonačnom potrošaču, a to unapred znamo koliko je, tada je vrednost potrošača jednaka izlaznoj otpornosti.

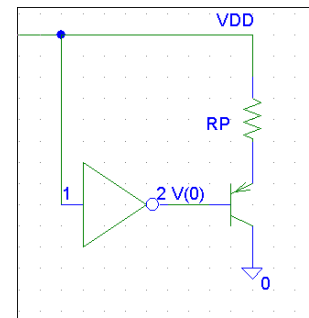
Baferisano kolo generiše potencijal na kraju potrošača kao logičku nulu uvećanu za $V_{EB} \approx 0.6V$. Kada je R_2 beskonačno na R_2 će biti napon 4.4V, tako da se tu posmatra otpornost potrošača R_2 na 2.2V dok se za R_1 posmatra na 2.5V.



Pomoću kursora se uočava da je u slučaju baferisanog invertora izlazna otpornost $\approx 70/100=700m\Omega$.

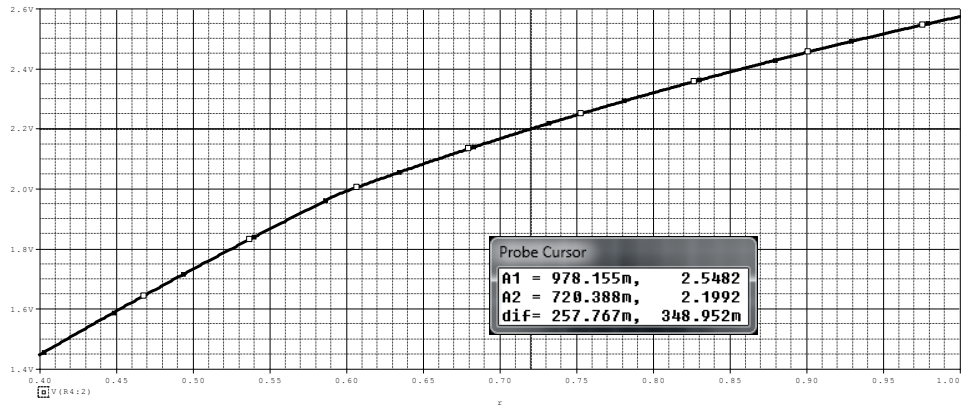
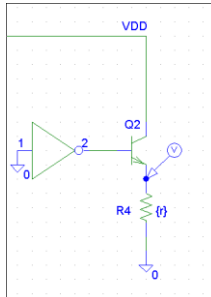
Izlazna otpornost se može zanemariti u svim slučajevima u kojima je potrošač 10x veći ($R_P > 7\Omega$) pa se i pad napona nanoj može zanemariti, a struja potrošača može računati na sledeći način:

$$I(R_P) = [V_{DD} - (V(0) + V_{EB})] / R_P$$



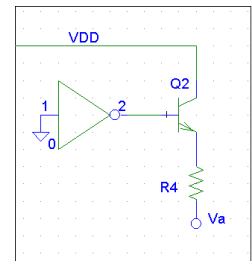
U slučaju baferisanog kola struja koju logičko kolo daje na izlazu je β x manja od struje potrošača ali ipak zavisi od potrošača. U praksi postoje još neka ograničenja za maksimalnu izlaznu struju logičkih kola, i ne bi je trebalo prekoračiti, tako da maksimalna struja potrošača, u slučaju baferisanog kola ne bi trebala biti veća od β x (maksimalna izlazna struja kola)

Za slučaj logičke jedinice na izlazu kola, dodaje se NPN tranzistor. Pošto je diferencijalni napon na potrošaču jednak potencijalu na R_4 , dovoljno je gledati samo taj potencijal. Dobija se ista izlazna otpornost $\approx 700\text{m}\Omega$. Kada je ona zanemariva važi $I(R_P)=[V(1)-V_{BE}]/R_P$



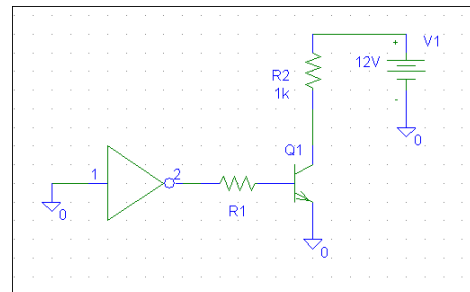
Potrošač ne mora da bude vezan jednim krajem na masu ili napajanje i tada se potencijal na kraju otpornika treba da uzme u obzir, na primer:

$$I(R_P)=[V(1)-V_{BE}-V_a]/R_P$$



Buferisanje dodavanjem prekidača

U prethodnom slučaju buferisanje logičkog kola ne menja logiku, samo pomera napon na izlazu za jedno $|V_{BE}|$. Dodavanjem tranzistora kao prekidača invertuje se logika. U ovom slučaju struja koju logičko kolo daje na izlazu ne zavisi od potrošača. Na slici je primer dodavanja NPN tranzistora kao prekidača. Potrošač ne mora da bude vezan za napon napajanja logičkog kola jer tranzistor služi kao logički kontrolisan prekidač.



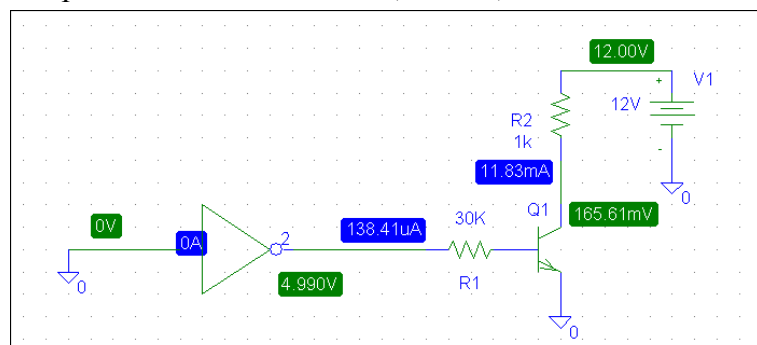
Da bi tranzistor radio kao zatvoren prekidač, mora da radi

u zasićenju. Tada je $V_{CE}=V_{CES}\approx 0.2\text{V}$ i za primer sa slike važi: $I_C=(V_1-V_{CES})/R_1\approx 12\text{ mA}$. Da bi

tranzistor bio u zasićenju mora da bude ostvareno da je $\beta_{\min} I_B > I_C \approx 12\text{ mA} \rightarrow I_B > I_C / \beta_{\min}$. Ako je $\beta_{\min} = \beta = 100$ dobija se da je potrebno da $I_B > 120\text{ }\mu\text{A}$. Kako je $I_B = (V(1)-V_{BE})/R_1 = (V_{DD}-V_{BE})/R_1$ dobija se da je potrebno da

$R_1 < 4.4\text{V}/120\text{ }\mu\text{A} = 36.67\text{k}\Omega$. Dakle $R_1 = 30\text{k}\Omega$ zadovoljava nejednakost.

Na slici je dat rezultat simulacije.



Ako je potrošač vezan prema masi ili negativnom potencijalu, koristi se PNP tranzistor. Moguće je koristiti i MOS tranzistore.