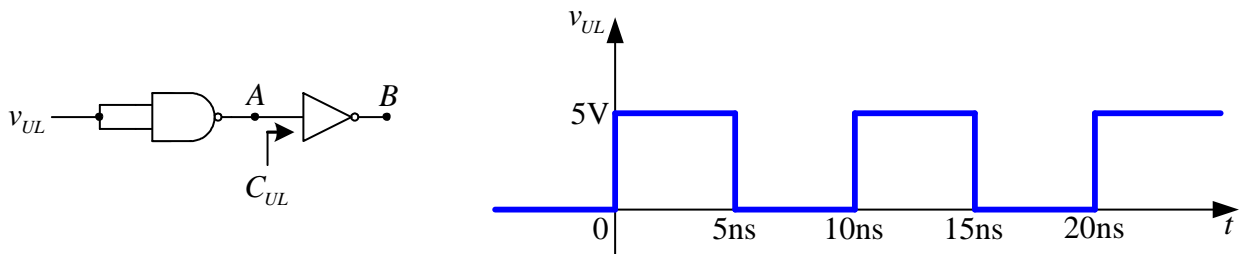


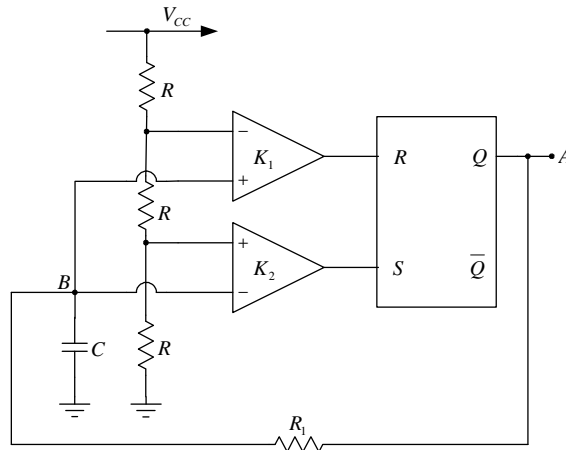
1. a) [4] Objasniti nazive i smisao parametara  $V_{OH}$ ,  $V_{OL}$ ,  $V_{IH}$ ,  $V_{IL}$ .  
 b) [4] Objasniti šta su margine šuma logičkih kola.  
 c) [12] Ako je za jedan logički inverter  $I_{OH} = 2\text{mA}$ , a  $V_{IH}=3.5\text{V}$ ,  $V_{OH}=V_{DD}$ , pri  $V_{DD}=5\text{V}$ , odrediti broj invertora koje treba povezati u paralelu da bi se upalila LED dioda, a da se pritom margina šuma logičke jedinice ne smanji za više od 50%. LED dioda se pali strujom od 10mA, a pad napona na njoj je 1.4V.

2. a) [23] Ulazi dvoulaznog CMOS NI kola su kratko spojeni, a na njegov izlaz je povezan CMOS inverter, kao što je prikazano na slici. Ekvivalentna ulazna kapacitivnost invertora je  $C_{UL} = 50\text{pF}$ . Na ulaz  $v_{UL}$  se dovodi povorka pravougaonih impulsa (logičkih nula i jedinica) frekvencije  $f = 100\text{MHz}$ , sa jednakim trajanjem impulsa i pauze, kao što je prikazano na slici. Svaki od MOS tranzistora koji čine NI logičko kolo u neprovodnom režimu ima beskonačnu otpornost između drejna i sorsa. Svaki od NMOS tranzistora koji čine NI logičko kolo u provodnom režimu ima otpornost kanala  $r_{dsNMOS} = 50\Omega$ , dok svaki od PMOS tranzistora koji čine NI logičko kolo u provodnom režimu ima otpornost kanala  $r_{dsPMOS} = 200\Omega$ . Logička kola se napajaju sa  $V_{DD} = 5\text{V}$ . Izračunati i nacrtati vremenski oblik napona u tački A u ustaljenom režimu u toku trajanja bar jedne periode ulaznog napona.  
 b) [7] Ako se inverter, osim ulazne kapacitivnosti ponaša kao idealan (sa naponom praga  $V_T = V_{DD}/2$  i nultom izlaznom otpornošću), izračunati i nacrtati vremenski oblik napona u tački B u ustaljenom režimu u toku trajanja bar jedne periode ulaznog napona.



3. a) [5] Nacrtati šemu monostabilnog multivibratora koji koristi CMOS NILI logička kola.  
 b) [7] Nacrtati vremenske dijagrame u karakterističnim tačkama kada se multivibrator pobudi okidnim impulsom.  
 c) [8] Ako se prag provođenja NILI kola promeni sa  $V_{DD}/2$  na  $V_{DD}/2+\Delta V$ , za koliko se trajanje kvazistabilnog stanja produži ili skрати? Pokazati promenu na vremenskom dijagramu (isprekidanom linijom).

4. [30] U kolu sa slike diferencijalni komparatori i logička kola CMOS tipa koja sačinjavaju SR leč se napajaju sa  $V_{CC} = 3V$ . Ulazna otpornost komparatora teži beskonačnosti. Poznate su otpornosti otpornika:  $R = 5\text{ k}\Omega$  i  $R_1 = 2\text{ k}\Omega$ , kao i kapacitivnost kondenzatora  $C = 50\text{ nF}$ . Odrediti i nacrtati vremenske dijagrame napona u tačkama A, B i na izlazima komparatora  $K_1$  i  $K_2$  kada se kolo nalazi u ustaljenom režimu (dovoljno dugo nakon uključjenja napajanja). Kojom frekvencijom kolo osciluje?



5. [20] Nacrtati 4-bitni D/A konvertor sa lestvičastom otpornom mrežom. Specificirati otpornike mreže. Objasni binarno deljenje struja. Izračunati napon pune skale i napon LSB u funkciji parametara kola. Definisati zavisnost izlaznog napona od ulazne digitalne reči.

6. [30] Diodno-otpornom mrežom obezbeđeno je da NMOS tranzistori u kolu D/A konvertora sa slike rade kao prekidači kada su ulazni digitalni signali standardni CMOS signali ( $0 \div 5V$ ). Odrediti vrednosti otpornika  $R_D$ ,  $R_0$ ,  $R_1$ ,  $R_2$  i  $R_3$  ako se zahteva da maksimalna apsolutna vrednost izlaznog napona bude  $|V_{max}| = 7V$ . Poznato je:  $V_{R1} = 10V$ ,  $V_{R2} = -1V$ ,  $R_S = 900\Omega$ , otpornost NMOS tranzistora kada provode  $r_{ON} = 100\Omega$ ,  $R_f = 4\text{ k}\Omega$ . Sve ostale karakteristike svih komponenti su idealne.

