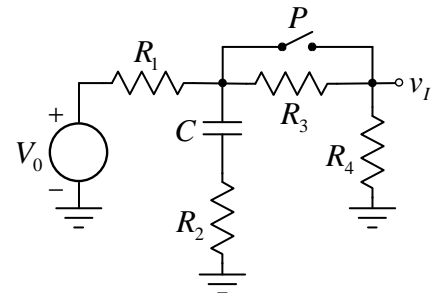


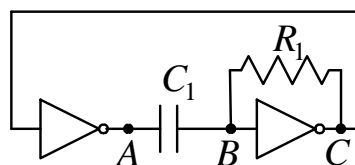
1. a) [8] Nacrtati i objasniti princip rada bilateralnog CMOS prekidača. Nacrtati realizaciju XOR kola u serijskoj logici. Nacrtati realizaciju analognog multipleksera 2/1 u serijskoj logici.
- b) [7] Nacrtati i objasniti princip rada trostatičkog invertora u integrisanoj i diskretnoj tehnologiji.
- c) [5] Nacrtati i objasniti kompletan 4-bitni binarni komparator koristeći XNOR kola sa otvorenim drejnom.

2. [30] U kolu sa slike naponski generator generiše konstantan napon  $V_0 = 5V$ . Za  $t < 0$  kolo se nalazi u stacionarnom stanju i prekidač  $P$  je otvoren. Odrediti i nacrtati vremenski oblik napona  $v_i(t)$ , ako se u trenutku  $t = 0$  prekidač  $P$  zatvori. Poznato je  $R_1 = R_2 = 4.7k\Omega$ ,  $R_3 = R_4 = 800\Omega$  i  $C = 22nF$ .



3. a) [10] Nacrtati šemu ring oscilatora sa tri CMOS invertora. Svaki od invertora se napaja naponom napajanja  $V_{DD}$ , ima beskonačnu ulaznu i nultu izlaznu otpornost. Kašnjenje kroz svaki od invertora iznosi  $t_d$ . Nacrtati vremenske dijagrame napona na izlazima svakog od invertora i odrediti periodu oscilovanja ring oscilatora.
- b) [10] Nacrtati šemu retriggerabilnog monostabilnog multivibratora i potom objasniti i odgovarajućim vremenskim dijagramima ilustrirati njegov rad.

4. [30] Na slici je prikazano kolo astabilnog multivibratora. Korišćeni invertori imaju idealnu prenosnu karakteristiku sa naponom praga  $V_T = 2,5V$ , beskonačnu ulaznu i nultu izlaznu otpornost i napajaju se sa  $V_{DD} = 5V$ . Kapacitivnost kondenzatora  $C_1$  je  $50nF$ , a otpornost otpornika  $R_1$  je  $10k\Omega$ . Izračunati i nacrtati vremenske oblike naponskih signala u tačkama A, B i C kada kolo radi u ustaljenom režimu. Zadatak rešavati pod pretpostavkom da na ulazu CMOS kola ne postoje zaštitne diode, ni prema napajanju, ni prema masi.



5. a) [12] Nacrtati principsku šemu A/D konvertora sa sukcesivnim aproksimacijama i objasniti način na koji funkcioniše.

b) [8] Ilustrovati rad četvorobitnog A/D konvertora sa sukcesivnim aproksimacijama pomoću vremenskog dijagrama izlaznog napona D/A konvertora koji se nalazi u sastavu pomenutog A/D konvertora. Na istom dijagramu naznačiti i vrednosti izlaznog digitalnog podatka A/D konvertora za svaku od perioda takta konverzije ako je vrednost ulaznog napona A/D konvertora:

$$\frac{3}{8}V_{PS} < V_{UL} < \frac{7}{16}V_{PS} \text{ (gde je } V_{PS} \text{ napon pune skale D/A konvertora).}$$

6. [30] Na slici je prikazan bipolarni D/A konvertor sa težinskom otpornom mrežom sledećih karakteristika:

- rezolucija: 5 bita (4bita+znak)
- kôd: binarni ofset
- opseg izlaznog napona:  $V_{\min} = -5V$  za ulazni kôd  $Q_4Q_3Q_2Q_1Q_0 = 00000$ ,  
 $V_{\max} = +4.6875V$  za ulazni kôd  $Q_4Q_3Q_2Q_1Q_0 = 11111$ .

Diodno-otporna mreža prilagođava naponske nivoe standardne digitalne CMOS logike na naponske nivoe koji odgovaraju ovom D/A konvertoru.

Izračunati vrednosti svih otpornika u D/A konvertoru ako je poznato  $V_R = -10.2V$ ,  $R_D = 1k\Omega$ , otpornost otpornika povratne sprege  $R_f = 1k\Omega$ , dok se otpornost kanala uključenog tranzistora može zanemariti.

