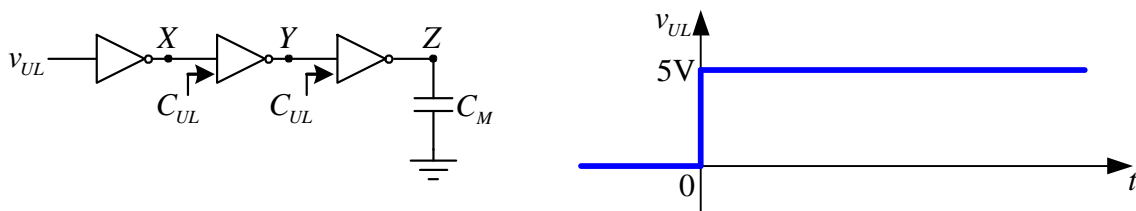
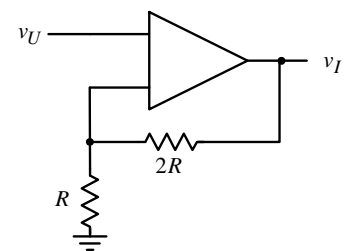


1. a) [15] Ako je za jedan logički invertor  $I_{OH}=5\text{mA}$ , a  $V_{IH}=3,5\text{V}$ , pri  $V_{DD}=5\text{V}$ , odrediti maksimalnu vrednost otpornika koji je potrebno staviti na red sa LED diodom da bi invertor mogao da je upali. LED dioda se pali strujom od  $2\text{mA}$ , a pad napona na njoj je  $1,4\text{V}$ .
- b) [10] Ako su dati parametri logičkog kola  $V_{IH}=3,5\text{V}$ ,  $V_{IL}=1,5\text{V}$ ,  $I_{OH} = I_{OL} = 3\text{mA}$ , pri  $V_{DD} = 5\text{V}$ , za koliko se promene margine šuma logičke jedinice i logičke nule ako se izlaz invertora preko otpornika vrednosti  $R=2\text{k}\Omega$  poveže prema masi?

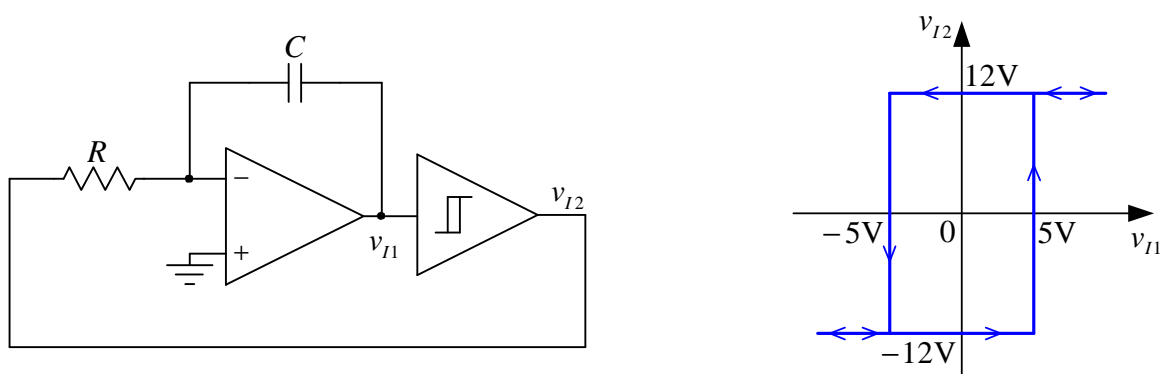
2. [25] Svaki od CMOS invertora prikazanih na slici ima idealnu prenosnu karakteristiku sa naponom praga  $V_{DD}/2$  i napaja se sa  $V_{DD} = 5\text{V}$ . Ekvivalentne ulazne kapacitivnosti drugog i trećeg invertora (gledano sleva) su  $C_{UL} = 10\text{pF}$ . Na ulaz krajnjeg levog invertora je doveden napon  $v_{UL}$ , dok je izlaz krajnjeg desnog invertora povezan na magistralu podataka čija je ekvivalentna kapacitivnost prema masi  $C_M = 40\text{pF}$ . Svaki od NMOS tranzistora koji čine invertore u provodnom režimu ima otpornost kanala  $r_{dsNMOS} = 50\Omega$ , dok svaki od PMOS tranzistora koji čine invertore u provodnom režimu ima otpornost kanala  $r_{dsPMOS} = 100\Omega$ . Ako se ulazni napon  $v_{UL}$  promeni sa logičke nule na logičku jedinicu u trenutku  $t = 0$ , kao što je to prikazano na slici, izračunati i nacrtati vremenske oblike napona u tačkama X, Y i Z. Izračunati kašnjenje signala u tački Z u odnosu na ulazni signal.



3. [25] a) Odrediti polaritet priključaka operacionog pojačavača na slici tako da kolo radi kao komparator.
- b) Za polaritet određen u tački a) izračunati i nacrtati jednosmernu prenosnu karakteristiku  $v_I = f(v_U)$ , ako je napajanje pojačavača  $\pm 9\text{V}$ .
- c) Ponoviti prethodnu tačku ako je polaritet ulaznih priključaka suprotan polaritetu iz tačke a).



4. [25] Za kolo astabilnog Milerovog integratora sa slike je poznato  $C = 50\text{nF}$  i  $R = 1\text{k}\Omega$ . Šmitov komparator ima beskonačnu ulaznu i nultu izlaznu otpornost, a njegova prenosna karakteristika je prikazana na slici. Operacioni pojačavač je idealan. Izračunati i nacrtati vremenske dijagrame napona  $v_{I1}$  i  $v_{I2}$  u ustaljenom režimu. Kolika je frekvencija oscilovanja kola?



5. a) [5] Nacrtati 4-bitni D/A konvertor sa lestvičastom otpornom mrežom.
- b) [5] Specificirati otpornike mreže i objasniti binarno deljenje struja.
- c) [5] Izračunati napon pune skale i napon LSB u funkciji parametara kola.
- d) [5] Definirati zavisnost izlaznog napona od ulazne digitalne reči.
- e) [5] Objasniti bar 2 prednosti u odnosu na realizaciju D/A konvertora sa težinskom otpornom mrežom.

6. Za unipolarni D/A konvertor sa težinskom otpornom mrežom sa slike je poznato:  $R_D = R_f = 4\text{k}\Omega$ ,  $V_{R1} = 6\text{V}$ ,  $V_{R2} = -9\text{V}$  i  $V_{R3} = 3\text{V}$ . Poznato je i da je za ulazni podatak  $Q_3Q_2Q_1Q_0 = 0000$  izlazni napon  $V_I = 3\text{V}$ , a za ulazni podatak  $Q_3Q_2Q_1Q_0 = 1111$  izlazni napon je  $V_I = 15\text{V}$ . Otpornost zatvorenog prekidača je  $r_{ON} = 50\Omega$ .

- a) [5] Definirati način funkcionisanja prekidača (tj. koji logički nivo  $Q_i$  treba da otvara, a koji logički nivo  $Q_i$  da zatvara prekidače i zašto).
- b) [10] Izračunati otpornosti  $R_S$ ,  $R_0$ ,  $R_1$ ,  $R_2$  i  $R_3$ .
- c) [10] Odrediti otpornost otpornika  $R_{bo}$  kog je potrebno povezati između  $V_{R1}$  i invertujućeg ulaza idealnog operacionog pojačavača, tako da se dobije bipolarni D/A konvertor sa binarnim ofsetom kod koga je za ulazni podatak  $Q_3Q_2Q_1Q_0 = 1000$  izlazni napon  $V_I = 0$ . Kolike su maksimalna i minimalna vrednost izlaznog napona tog bipolarnog D/A konvertora?

