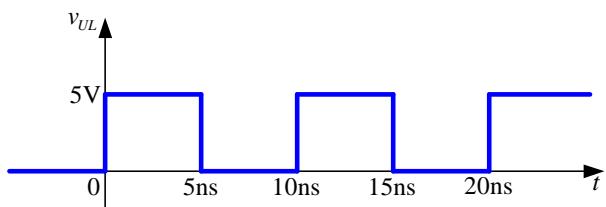
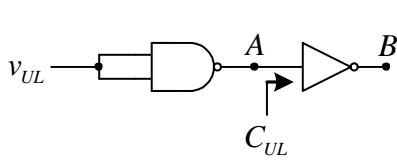


1. KOLOKVIJUM

1. [20] Ako je CMOS invertorom (0 i 5V napajanje) potrebno upaliti 10 paralelnih LED dioda koje imaju pad napona od 1.4V kada provode i zahtevaju struju od 2mA svaka, nacrtati šemu i proračunati odgovarajuće otpornike ako se koristi NPN tranzistor. Na raspolaganju je napajanje od 5V, otpornici po izboru, $\beta=100$, $|V_{BE}|=0.7V$, $|V_{CES}| \approx 0V$, a LED diode se jednim krajem vezuju prema napajanju.

NAPOMENA: Sam invertor nema dovoljan strujni kapacitet da upali diode, a prilikom proračuna izlazna otpornost invertora se zanemaruje.

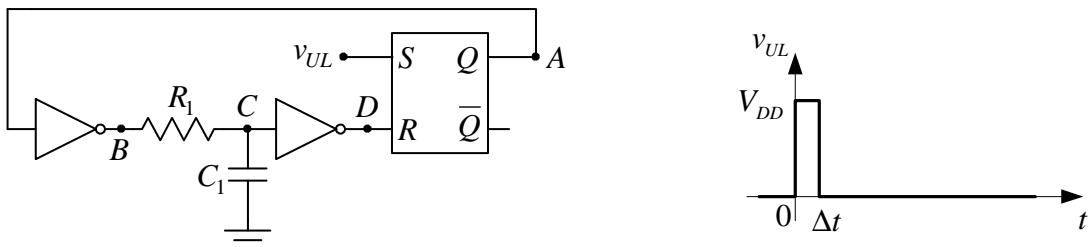
2. a) [22] Ulazi dvoulaznog CMOS NI kola su kratko spojeni, a na njegov izlaz je povezan CMOS invertor, kao što je prikazano na slici. Ekvivalentna ulazna kapacitivnost invertora je $C_{UL} = 50\text{pF}$. Na ulaz v_{UL} se dovodi povorka pravougaonih impulsa (logičkih nula i jedinica) frekvencije $f = 100\text{MHz}$, sa jednakim trajanjem impulsa i pauze, kao što je prikazano na slici. Svaki od MOS tranzistora koji čine NI logičko kolo u neprovodnom režimu ima beskonačnu otpornost između drejna i sorsa. Svaki od NMOS tranzistora koji čine NI logičko kolo u provodnom režimu ima otpornost kanala $r_{dsNMOs} = 50\Omega$, dok svaki od PMOS tranzistora koji čine NI logičko kolo u provodnom režimu ima otpornost kanala $r_{dsPMOS} = 200\Omega$. Logička kola se napajaju sa $V_{DD} = 5\text{V}$. Izračunati i nacrtati vremenski oblik napona u tački A u ustaljenom režimu u toku trajanja bar jedne periode ulaznog napona.
 b) [8] Ako se invertor, osim ulazne kapacitivnosti ponaša kao idealan (sa naponom praga $V_T = V_{DD}/2$ i nultom izlaznom otpornošću), izračunati i nacrtati vremenski oblik napona u tački B u ustaljenom režimu u toku trajanja bar jedne periode ulaznog napona.



2. KOLOKVIJUM

1. a) [10] Objasniti funkciju *watchdog* tajmera i upotrebu retrigerabilnog MMV u istom.
 b) [10] Objasniti funkciju integrisanog mikroprocesorskog reset kola.

2. [30] U monostabilnom multivibratoru sa slike invertori kao i logička kola koja sačinjavaju SR leć pripadaju CMOS familiji, napajaju se sa $V_{DD} = 5\text{ V}$, imaju idealnu prenosnu karakteristiku sa naponom praga $V_T = 2,5\text{ V}$, beskonačnu ulaznu i nultu izlaznu otpornost. Ukoliko se na ulaz kola dovede kratkotrajni naponski impuls trajanja $\Delta t \ll R_1 C_1$ sa uzlaznom ivicom u trenutku $t = 0$ prikazan na slici, odrediti i nacrtati vremenske oblike napona u tačkama A, B, C i D za $t > 0$, ako je poznato da je $R_1 = 10\text{ k}\Omega$ i $C_1 = 1\mu\text{F}$. Pre pojave pobudnog impulsa kolo je bilo dovoljno dugo vremena u stacionarnom stanju. Odrediti trajanje kvazistabilnog stanja.



3. KOLOKVIJUM

- 1. a) [5]** Objasniti funkcionisanje logičkih kola sa otvorenim drejnom.
- b) [10]** Nacrtati 4-bitni binarni komparator realizovan pomoću dvoulaznih XNOR kola sa otvorenim drejnom i objasniti princip rada.
- c) [10]** Nacrtati 4-bitni prateći A/D konvertor i objasniti princip rada. Komponente koje se koriste crtati kao blokove.
-
-
-
- 2.** Za unipolarni D/A konvertor sa težinskom otpornom mrežom sa slike je poznato: $R_D = R_f = 4\text{k}\Omega$, $V_{R1} = 6\text{V}$, $V_{R2} = -9\text{V}$ i $V_{R3} = 3\text{V}$. Poznato je i da je za ulazni podatak $Q_3Q_2Q_1Q_0 = 0000$ izlazni napon $V_I = 3\text{V}$, a za ulazni podatak $Q_3Q_2Q_1Q_0 = 1111$ izlazni napon je $V_I = 15\text{V}$. Otpornost zatvorenog prekidača je $r_{ON} = 50\Omega$.
- a) [5] Definisati način funkcionisanja prekidača (tj. koji logički nivo Q_i treba da otvara, a koji logički nivo Q_i da zatvara prekidače i zašto).
- b) [10] Izračunati otpornosti R_S , R_0 , R_1 , R_2 i R_3 .
- c) [10] Odrediti otpornost otpornika R_{bo} kog je potrebno povezati između V_{R1} i invertujućeg ulaza idealnog operacionog pojačavača, tako da se dobije bipolarni D/A konvertor sa binarnim offsetom kod koga je za ulazni podatak $Q_3Q_2Q_1Q_0 = 1000$ izlazni napon $V_I = 0$. Kolike su maksimalna i minimalna vrednost izlaznog napona tog bipolarnog D/A konvertora?

