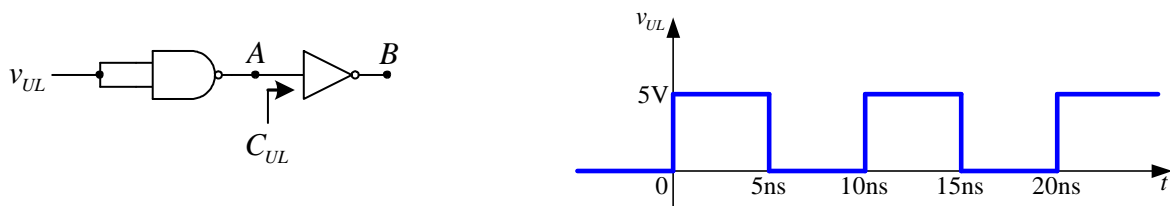


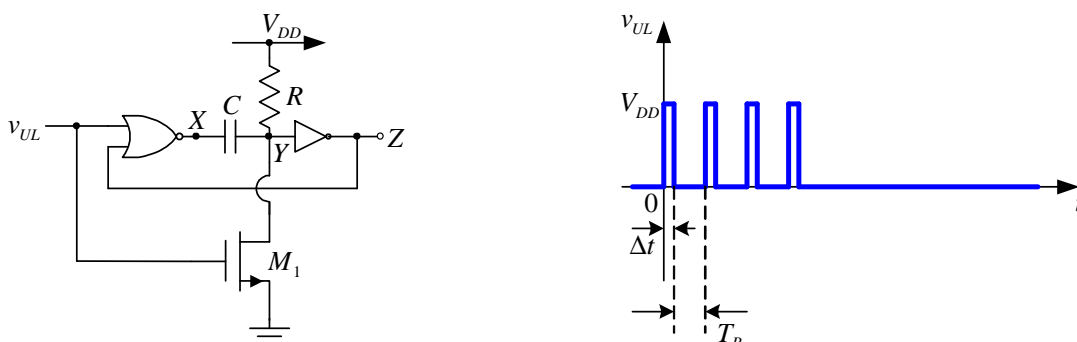
1. a) [10] Ako je potrebno prekidački (on-off) napajati potrošač R sa izvora od 48V, nacrtati šemu koja omogućuje ostvarivanje kontrole pomoću invertora (5V napajanje) i odgovarajućih tranzistora. Odrediti i odgovarajuće otpornike. Poznato je $\beta=100$, $|V_{BE}|=0.7V$, $|V_{CES}|=0.2V$.
- b) [10] Ako se 4 potrošača preko 4 osigurača povezuju na napajanje od 48V ilustrovati kako se diodnom logikom može detektovati pregorevanje bar jednog osigurača.
- c) [5] Kako se realizuju zaštite u CMOS kolima?

2. a) [19] Ulazi dvoulaznog CMOS NI kola su kratko spojeni, a na njegov izlaz je povezan CMOS invertor, kao što je prikazano na slici. Ekvivalentna ulazna kapacitivnost invertora je $C_{UL} = 50pF$. Na ulaz v_{UL} se dovodi povorka pravougaonih impulsa (logičkih nula i jedinica) frekvencije $f = 100MHz$, sa jednakim trajanjem impulsa i pauze, kao što je prikazano na slici. Svaki od MOS tranzistora koji čine NI logičko kolo u neprovodnom režimu ima beskonačnu otpornost između drejna i sorsa. Svaki od NMOS tranzistora koji čine NI logičko kolo u provodnom režimu ima otpornost kanala $r_{dsNMOS} = 50\Omega$, dok svaki od PMOS tranzistora koji čine NI logičko kolo u provodnom režimu ima otpornost kanala $r_{dsPMOS} = 200\Omega$. Logička kola se napajaju sa $V_{DD} = 5V$. Izračunati i nacrtati vremenski oblik napona u tački A u ustaljenom režimu u toku trajanja bar jedne periode ulaznog napona.
- b) [6] Ako se invertor, osim ulazne kapacitivnosti ponaša kao idealan (sa naponom praga $V_T = V_{DD}/2$ i nultom izlaznom otpornošću), izračunati i nacrtati vremenski oblik napona u tački B u ustaljenom režimu u toku trajanja bar jedne periode ulaznog napona.



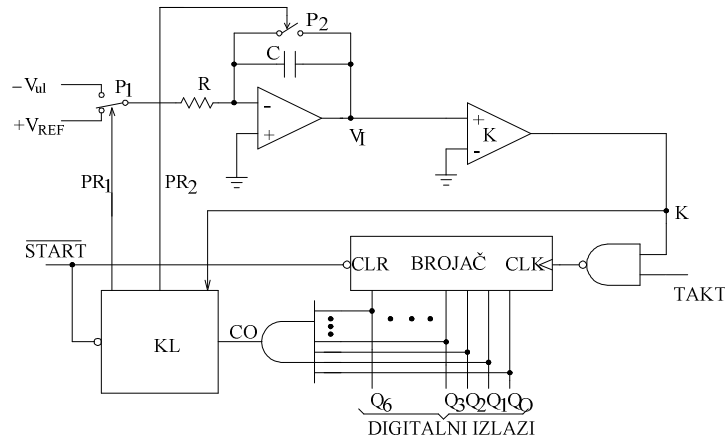
3. a) [10] Nacrtati astabilni multivibrator realizovan pomoću Šmit CMOS logičkog kola i minimalnog broja komponenti. Ukoliko su V_{th} i V_{tl} jednaki $0.5V_{DD} \pm 100mV$, u funkciji upotrebljenih komponenti odrediti učestanost oscilovanja.
- b) [5] Objasniti upotrebu retrigerabilnog monostabilnog multivibratora u Watch Dog tajmeru.
- c) [5] Objasniti i nacrtati konstrukciju i svrhu trostatičkih bafera, u diskternoj i integrisanoj varijanti.
- d) [5] Nacrtati i objasniti konstrukciju i funkcionisanje jednobitnog bidirekcionog bafera.

4. [25] U kolu sa slike upotrebljena su idealna logička kola sa napajanjem $V_{DD} = 5V$, i pragom odlučivanja $V_{DD} / 2$. Na ulazima logičkih kola ne postoje zaštitne diode. Vrednosti elemenata kola su $R = 100k\Omega$ i $C = 10nF$. Otpornost kanala tranzistora M_1 se može zanemariti. Ukoliko se na ulaz kola dovede povorka od 4 kratkotrajna naponska impulsa sa uzlaznom ivicom prvog impulsa u trenutku $t = 0$, kao što je to prikazano na slici, odrediti i nacrtati vremenske oblike napona u tačkama X, Y i Z. Poznato je da je trajanje svakog od impulsa $\Delta t = 0.01 \cdot RC \ll RC$, dok za svaka dva susedna impulsa važi da je vremenski razmak silazne ivice prethodnog i uzlazne ivice narednog impulsa $T_p = 0.5RC$. Pre pojave prvog pobudnog impulsa kolo je bilo dovoljno dugo vremena u stacionarnom stanju.



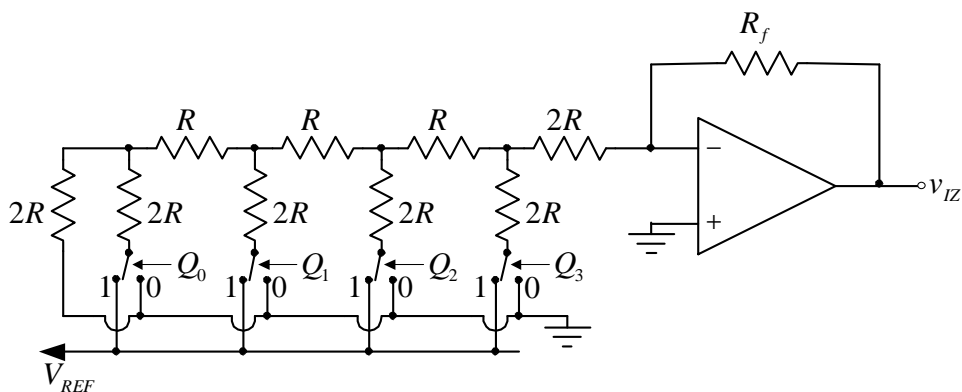
5. Na slici je prikazan AD konvertor.

- a) [1 bod, množi ostale bodove u 5. zadatku] O kom konvertoru se radi?
- b) [15] Ako je $|V_{ul}| = |V_{ref}|/2 = 2.5V$, nacrtati jedan ispod drugog sinhronizovane dijagrame svih signala sa slike.
- c) [10] Upotrebom proizvoljnih leč kola, flip flopova i drugih logičkih kola po želji, isprojektovati KL elektroniku.



6. Za unipolarni D/A konvertor sa lestvičastom R-2R otpornom mrežom sa slike je poznato $R = 1k\Omega$ i $|V_{REF}| = 10V$. Poznato je i da je za ulazni podatak $Q_3Q_2Q_1Q_0 = 0000$ izlazni napon $v_{IZ} = 0$, a za ulazni podatak $Q_3Q_2Q_1Q_0 = 1111$ izlazni napon je $v_{IZ} = 7,5V$. Prekidači povezuju donji kraj odgovarajućih otpornika $2R$ na napon V_{REF} kada je vrednost odgovarajućeg bita Q_i koji kontroliše odgovarajući prekidač na nivou logičke jedinice, odnosno na masu kada je vrednost odgovarajućeg bita $Q_i = 0$. Otpornosti prekidača su zanemarljive.

- a) [20] U opštim brojevima odrediti zavisnost izlaznog napona v_{IZ} od binarnog broja sa ulaza $Q_3Q_2Q_1Q_0$, referentnog napona V_{REF} i otpornosti otpornika R i R_f .
- b) [5] Izračunati otpornost otpornika R_f i polaritet referentnog napona V_{REF} (obrazložiti odgovor).



Studenti koji polažu integralni ispit rade zadatke 1, 4, 5 i 6 u trajanju od 3 sata.

Studenti koji polažu treći kolokvijum rade zadatke 5 i 6 u trajanju od 2 sata.

Studenti koji polažu prvi i treći kolokvijum rade zadatke 1, 2, 5 i 6 u trajanju od 3 sata.

Studenti koji polažu drugi i treći kolokvijum rade zadatke 3, 4, 5 i 6 u trajanju od 3 sata.

Studenti koji polažu prvi, drugi i treći kolokvijum rade zadatke 1, 2, 3, 4, 5 i 6 u trajanju od 3 sata.

NA KORICI VEŽBANKE OBAVEZNO NAZNAČITI KOJA VARIJANTA POLAGANJA JE IZABRANA.