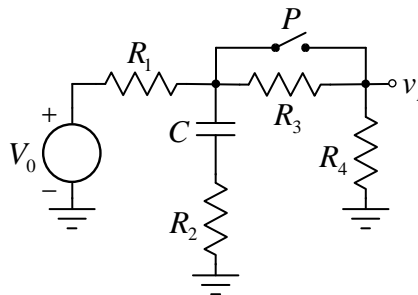


1. KOLOKVIJUM

1. a) [7] Kolika je ulazna kapacitivnost NMOS tranzistora u funkciji C_{OX} , μ_P , μ_N , W , L , $|V_{GS}|=V_{DD}$, V_T , a kolika dvotranzistorskog CMOS invertora?
- b) [8] Izvesti formulu za vreme uspona kod integratora $T_R = 2.2\tau$.
- c) [5] Koje su vrednosti margina šuma logičkih kola, u funkciji V_{OH} , V_{OL} , V_{IH} , V_{IL} ?

2. [30] U kolu sa slike naponski generator generiše konstantan napon $V_0 = 5V$. Za $t < 0$ kolo se nalazi u stacionarnom stanju i prekidač P je otvoren. Odrediti i nacrtati vremenski oblik napona $v_I(t)$, ako se u trenutku $t = 0$ prekidač P zatvori. Poznato je $R_1 = R_2 = 4.7k\Omega$, $R_3 = R_4 = 800\Omega$ i $C = 22nF$.

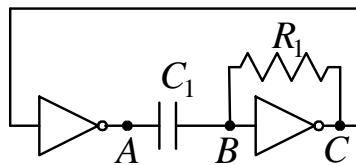


2. KOLOKVIJUM

1. a) [15] Nacrtati CMOS realizaciju D flip flop kola sa asinhronim S priključkom. Signal C je aktivan na silaznu ivicu takta dok je S aktivan na logičku jedinicu. Nacrtati njegovu istinitosnu tabelu. Šta treba uraditi da bi C bio aktivan na logičku jedinicu a da se broj tranzistora u kolu ne promeni? Koliko je tranzistora upotrebjeno za realizaciju kola?

b) [5] Kako treba povezati komparator (napajanja, referentni napon) da bi se on ponašao kao CMOS inverter?

2. [30] Na slici je prikazano kolo astabilnog multivibratora. Korišćeni invertori imaju idealnu prenosnu karakteristiku sa naponom praga $V_T = 2,5\text{V}$, beskonačnu ulaznu i nultu izlaznu otpornost i napajaju se sa $V_{DD} = 5\text{V}$. Kapacitivnost kondenzatora C_1 je 50nF , a otpornost otpornika R_1 je $10\text{k}\Omega$. Izračunati i nacrtati vremenske oblike naponskih signala u tačkama A, B i C kada kolo radi u ustaljenom režimu. Zadatak rešavati pod pretpostavkom da na ulazu CMOS kola ne postoje zaštitne diode, ni prema napajanju, ni prema masi.

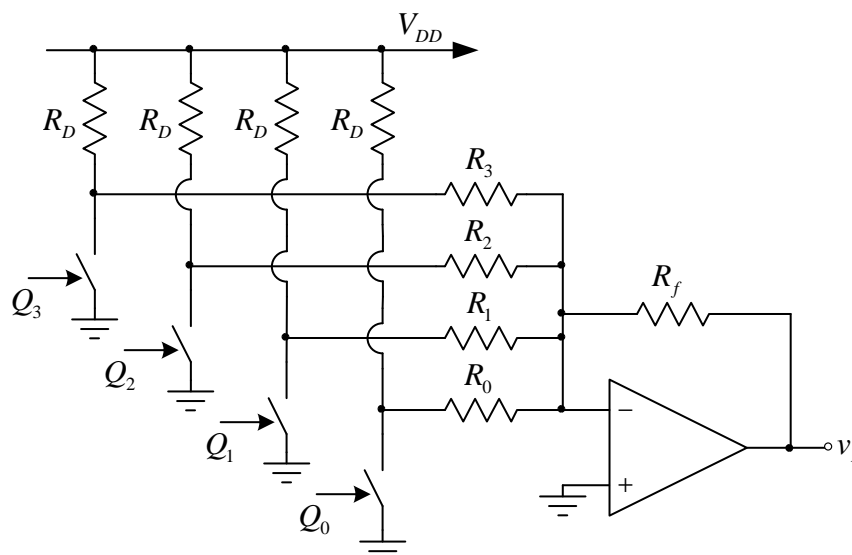


3. KOLOKVIJUM

1. a) [8] Nacrtaati kompletan 3-bitni D/A konvertor sa lestvičastom otpornom mrežom. Registar crtati kao blok sa odgovarajućim kontrolnim signalima, koristiti idealne prekidače.
- b) [8] Ako je izvor referentnog napona $V_{ref} = -5V$, otpornik u povratnoj sprezi operacionog pojačavača $R_f = 10k\Omega$, odrediti vrednost otpornika u lestvičastoj mreži tako da napon pune skale na izlazu D/A konvertora bude $V_{ps} = 4.375V$.
- c) [4] Dodati mrežu za generisanje binarnog ofseta tako da ulazni kod 100b na izlazu D/A konvertora generiše 0V.

2. Za D/A konvertor sa slike je poznato $R_D = 1k\Omega$, $R_f = 1k\Omega$, $R_0 = 19k\Omega$, $R_1 = 9k\Omega$, $R_2 = 4k\Omega$, $R_3 = 1.5k\Omega$ i $V_{DD} = 12V$. Poznato je da logički nivo $Q_i = 1$ zatvara odgovarajući prekidač, a da logički nivo $Q_i = 0$ otvara odgovarajući prekidač. Prekidači se mogu smatrati idealnim (tj. kada je zatvoren, prekidač se ponaša kao kratak spoj, a kada je otvoren, prekidač se ponaša kao otvorena veza).

- a) [22] Izvesti izraz za analogni izlazni napon D/A konvertora u zavisnosti od vrednosti binarnih promenljivih Q_3, Q_2, Q_1, Q_0 .
- b) [4] Za koju kombinaciju binarnih promenljivih Q_3, Q_2, Q_1, Q_0 je analogni izlazni napon D/A konvertora minimalan i koliko iznosi njegova vrednost u tom slučaju?
- c) [4] Za koju kombinaciju binarnih promenljivih Q_3, Q_2, Q_1, Q_0 je analogni izlazni napon D/A konvertora maksimalan i koliko iznosi njegova vrednost u tom slučaju?



Kolokvijum traje 60 minuta