

ETF U BEOGRADU, KATEDRA ZA ELEKTRONIKU

Predmet: OSNOVI DIGITALNE ELEKTRONIKE

OCENA \_\_\_\_\_

Ispit: 24.08.2012.

Odgovorni nastavnik i asistenti: Dragan Vasiljević, Goran Savić i Lazar Karbunar

DEŽURNI:

KANDIDAT:

Sala \_\_\_\_\_  
Vreme početka \_\_\_\_\_  
Vreme završetka \_\_\_\_\_  
Potpis \_\_\_\_\_

Ime \_\_\_\_\_  
Prezime \_\_\_\_\_  
Broj indeksa \_\_\_\_\_  
Potpis \_\_\_\_\_

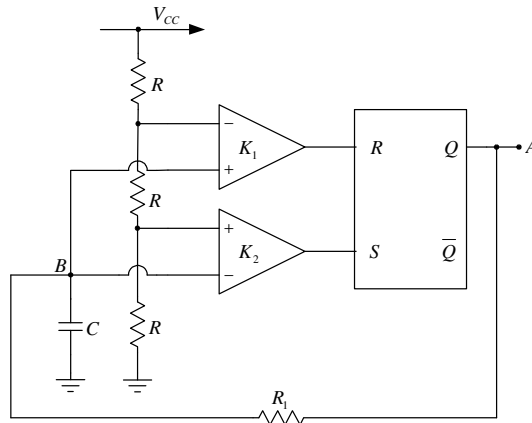
USLOVI ISPITA

1. Trajanje ispita 180 minuta.
2. Ispit se polaže na formularu.
3. Dozvoljeni su kalkulator i olovka.
4. Ocenjuju se rad kandidata i razumevanje gradiva.
5. Traži se koncizan, jasan, čitak odgovor napisan u predviđenom prostoru (linija, boks, crtež).

OCENJIVANJE

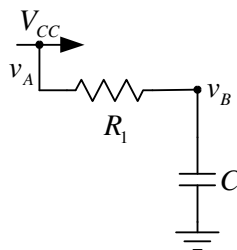
R.Br.	1	2	3	4	Ukupno
Max	<b>20</b>	<b>20</b>	<b>20</b>	<b>20</b>	<b>80</b>
Dobijeno					

**1. [20]** U kolu sa slike diferencijalni komparatori i logička kola CMOS tipa koja sačinjavaju SR leč se napajaju sa  $V_{CC} = 3\text{ V}$ . Ulazna otpornost komparatora teži beskonačnosti. Poznate su otpornosti otpornika:  $R = 5\text{ k}\Omega$  i  $R_1 = 1\text{ k}\Omega$ , kao i kapacitivnost kondenzatora  $C = 100\text{ nF}$ . Odrediti i nacrtati vremenske dijagrame napona u tačkama A i B kada se kolo nalazi u ustaljenom režimu (dovoljno dugo nakon uključanja napajanja). Kojom frekvencijom kolo osciluje?

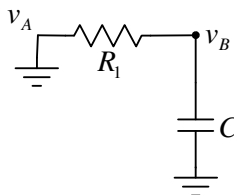


### Rešenje:

S obzirom da u ustaljenom režimu izlaz Q SR leča može biti ili na nivou logičke jedinice ili na nivou logičke nule, analiza kola se može započeti polazeći od jedne od te dve vrednosti. Neka je npr. u trenutku  $t = 0$  (koji je nastupio dovoljno dugo vremena nakon uključanja napajanja)  $v_A = 3\text{ V}$ . Tada se dato kolo može predstaviti sledećom ekvivalentnom šemom:



Napon  $v_B$  će eksponencijalno da raste sa vremenskom konstantom  $\tau_1 = CR_1 = 100\mu\text{s}$ , što znači da postoji tendencija da napon  $v_B$  dostigne vrednost „-“ ulaza gornjeg komparatora (2V), što će, kad se desi, prouzrokovati promenu logičkog nivoa na izlazu tog komparatora (tj. postaće R=1), što će dalje uzrokovati da napon  $v_A$  padne na nulu. Kolo će nakon toga moći da se predstavi sledećom ekvivalentnom šemom:



Sada će napon  $v_B$  eksponencijalno da opada sa vremenskom konstantom  $\tau_2 = CR_1 = 100\mu s$ , što znači da će postojati tendencija da napon  $v_B$  dostigne vrednost „+“ ulaza donjeg komparatora (1V), što će, kad se desi, prouzrokovati promenu na izlazu tog komparatora (tj. postaće  $S=1$ ), što će dalje uzrokovati da napon  $v_A$  postane jednak 3V. Nakon ovoga se kolo nalazi u istom stanju kao i na početku analize. Dalje se ovaj proces periodično ponavlja.

Jednačine koje opisuju kolo u situaciji kada je  $v_A = 3V$  (počev od  $t = 0$ ) su:

$$v_B(t) = v_B(\infty) - [v_B(\infty) - v_B(0^+)] \cdot e^{-\frac{t}{\tau_1}}$$

$$v_B(\infty) = V_{CC}; \quad v_B(0^+) = v_B(0^-) = 1V, \quad \tau_1 = CR_1 = 100\mu s$$

iz čega sledi:

$$v_B(t) = 3V - 2V \cdot e^{-\frac{t}{100\mu s}}; \quad 0 \leq t \leq T_1$$

Nakon što napon  $v_B$  poraste do vrednosti od 2V (u trenutku  $t = T_1$ ), dolazi do promene ekvivalentne šeme i za napon  $v_B$  važi:

$$v_B(t) = v_B(\infty) - [v_B(\infty) - v_B(T_1^+)] \cdot e^{-\frac{t-T_1}{\tau_2}}$$

$$v_B(\infty) = 0; \quad v_B(T_1^+) = v_B(T_1^-) = 2V; \quad \tau_2 = CR_1 = 100\mu s$$

iz čega sledi:

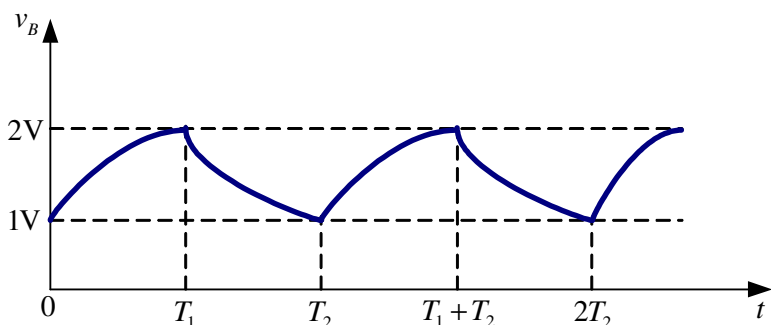
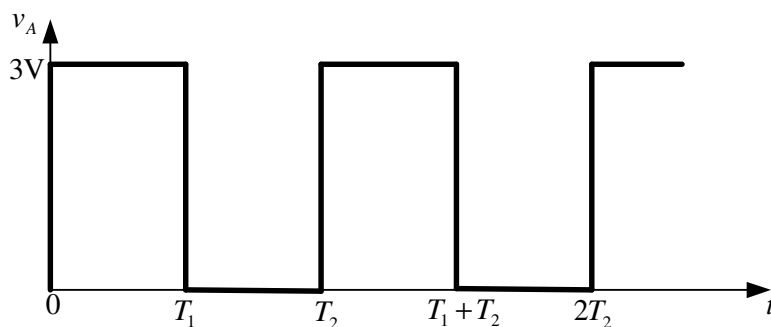
$$v_B(t) = 2V \cdot e^{-\frac{t-T_1}{100\mu s}}; \quad T_1 \leq t \leq T_2$$

Vremena  $T_1$  i  $T_2$  određujemo iz sistema jednačina:

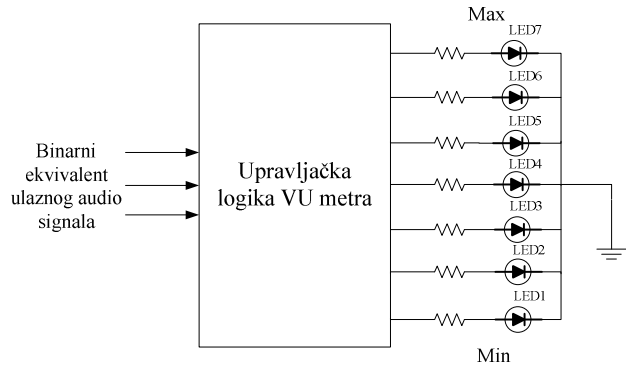
$$v_B(T_1) = 2V \Rightarrow 2V = 3V - 2V \cdot e^{-\frac{T_1}{100\mu s}} \Rightarrow T_1 = 100\mu s \cdot \ln 2 = 69,3\mu s$$

$$v_B(T_2) = 1V \Rightarrow 1V = 2V \cdot e^{-\frac{T_2-T_1}{100\mu s}} \Rightarrow T_2 = T_1 + 100\mu s \cdot \ln 2 = 138,6\mu s \Rightarrow f = \frac{1}{T_2} = 7,21\text{kHz}$$

Traženi vremenski oblici napona  $v_A$  i  $v_B$  u ustaljenom režimu su predstavljeni na sledećim dijagramima:



2. [20] Na slici je prikazana blok-šema digitalnog merača nivoa audio signala-VU metar (Volume Units). Na ulaz VU metra dolazi digitalni ekvivalent analognog signala predstavljen u binarnom zapisu sa tri cifre. Kada audio signal ima minimalan nivo, na ulazu VU metra je prisutna digitalna vrednost 000. Kada je nivo signala maksimalan, na ulazu VU metra je prisutna digitalna vrednost 111. Kao vizuelni indikator jačine audio signala koristi se sedam svetlećih dioda (LED) koje su povezane sa ostatkom kola kao na slici. U zavisnosti od nivoa signala, pali se proporcionalan broj svetlećih dioda. Kada audio signal ima maksimalan nivo upaljene su sve diode, kada ima minimalan nivo, sve diode su ugašene.



- Koristeći minimalan broj potrebnih logičkih kola konstruisati upravljačku logiku VU metra koja kontroliše svetleće diode.
- Realizovati upravljačku logiku VU metra koristeći dekoder 3/8 i potreban broj dvoulaznih ILI logičkih kola

### Rešenje:

Zavisnost upravljačkih signala za pobudu LED dioda od ulaznog binarnog signala  $u_1u_2u_3$  se može predstaviti sledećom tabelom.

i	u1	u2	u3	led1	led2	led3	led4	led5	led6	led7
0	0	0	0	0	0	0	0	0	0	0
1	0	0	1	1	0	0	0	0	0	0
2	0	1	0	1	1	0	0	0	0	0
3	0	1	1	1	1	1	0	0	0	0
4	1	0	0	1	1	1	1	0	0	0
5	1	0	1	1	1	1	1	1	0	0
6	1	1	0	1	1	1	1	1	1	0
7	1	1	1	1	1	1	1	1	1	1

Na osnovu ove tabele mogu se postupkom minimizacije odrediti prekidačke funkcije  $led_i = led_i(u_1u_2u_3)$ ,  $i \in \{1..7\}$  i izvršiti sinteza kombinacione mreže upravljačke logike VU metra.

$$led_1 = u_1 + u_2 + u_3$$

$$led_2 = u_1 + u_2$$

$$led_3 = u_1 + u_2u_3$$

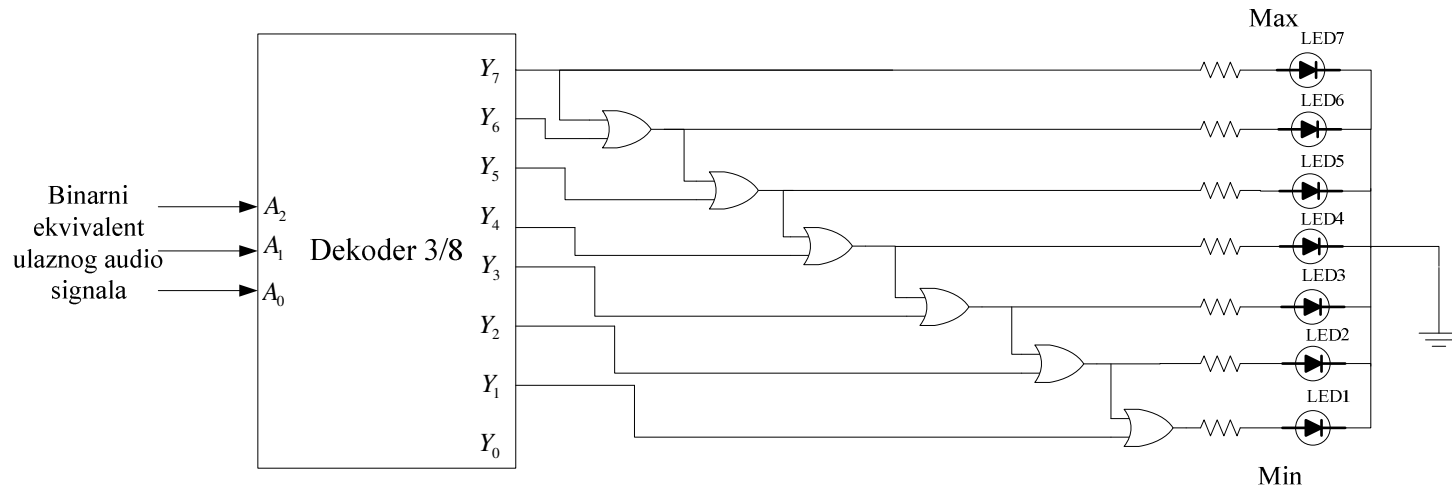
$$led_4 = u_1$$

$$led_5 = u_1u_2 + u_1u_3$$

$$led_6 = u_1u_2$$

$$led_7 = u_1 u_2 u_3$$

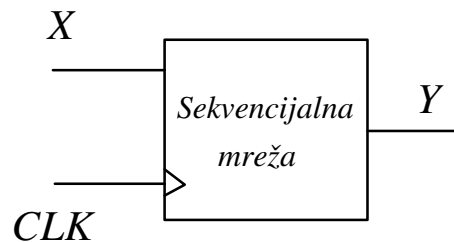
b)



3. [20] Na slici je prikazana sekvencijalna mreža, koja se koristi kao detektor unapred zadate sekvence bitova. Sekvenca bitova koja se detektuje je 1101 (prvo nailazi bit najveće težine MSB). Pojavljivanje bitova na ulazu X mreže je serijsko (biti stižu jedan za drugim) i sinhronizovano sa signalom takta. U slučaju detekcije tražene sekvence na izlazu Y mreže se pojavljuje logička jedinica koja je aktivna jedan taktni ciklus. Rad sekvencijalne mreže analizirati u ustaljenom stanju smatrajući da je prošlo dovoljno dugo vremena od uključenja napajanja i da je prošao dovoljno dugi niz bitova na ulazu X mreže.

a) Kreirati tabelu prelaza koja opisuje rad ove sekvencijalne mreže (stanja mreže kodovati po sopstvenom izboru).

b) Korišćenjem minimalnog broja JK flip-flopova i potrebnih logičkih kola izvršiti sintezu ove sekvencijalne mreže (u okviru sinteze koristiti Karnoove karte). Nacrtati šemu povezivanja flip-flopova i logičkih kola.



### Rešenje:

Kako tražena sekvenca sadrži samo četiri bita, može se zaključiti da nije potrebno više od četiri stanja koje treba da ima sekvencijalna mreža. Dijagram prelaza mreže je prikazan na slici

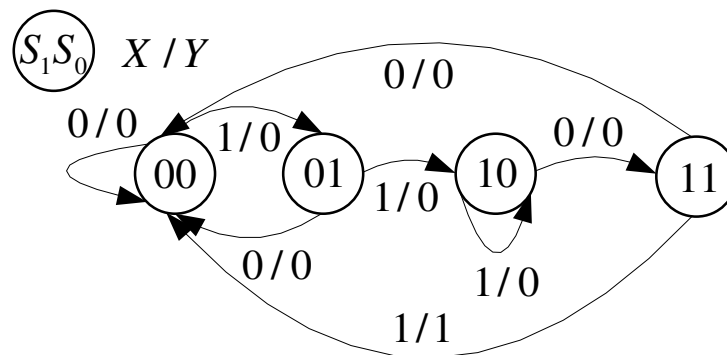


Tabela prelaza je prikazana u nastavku

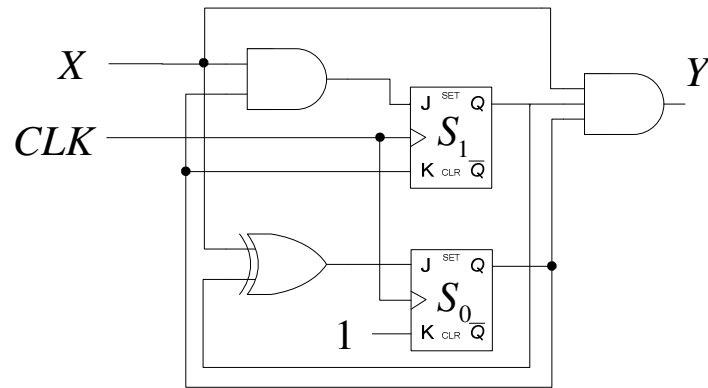
S1	S0	X	S1(t+1)	S0(t+1)	Y
0	0	0	0	0	0
0	0	1	0	1	0
0	1	0	0	0	0
0	1	1	1	0	0
1	0	0	1	1	0
1	0	1	1	0	0
1	1	0	0	0	0
1	1	1	0	0	1

Na osnovu tabele prelaza minimizacijom se dobijaju izrazi za J i K ulaze flip-flopova

$$J_1 = S_0 X \quad K_1 = S_0$$

$$J_1 = S_1 \oplus X \quad K_0 = 1 \quad Y = S_0 S_1 X$$

Šema povezivanja flip-flopova je prikazana na slici



**4. [20]** Dat je VHDL kod kojim je opisana jedna digitalna mreža.

```

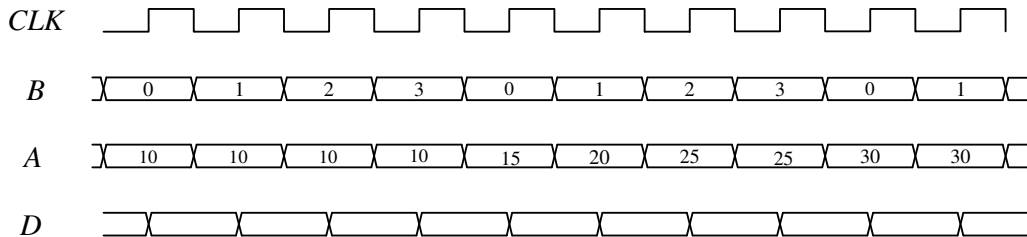
LIBRARY ieee;
USE ieee.std_logic_1164.all;
USE ieee.std_logic_arith.all;

ENTITY unit IS PORT
(
  clk : IN  STD_LOGIC;
  a    : IN  STD_LOGIC_VECTOR(4 DOWNTO 0);
  b    : IN  STD_LOGIC_VECTOR(1 DOWNTO 0);
  d    : OUT  STD_LOGIC_VECTOR(6 DOWNTO 0)
);
END unit;

ARCHITECTURE behav OF unit IS
  SIGNAL tmp : UNSIGNED(6 DOWNTO 0);
BEGIN
  PROCESS (clk) BEGIN
    IF (rising_edge(clk)) THEN
      IF (b="00") THEN
        tmp <= UNSIGNED("11" & a(3 DOWNTO 1) & "00");
      ELSIF (b="01") THEN
        tmp <= UNSIGNED("01" & a) + 8;
      ELSIF (b="10") THEN
        tmp <= UNSIGNED(a(4 DOWNTO 0) & "00");
      ELSIF (b="11") THEN
        tmp <= UNSIGNED("0001" & a(4 DOWNTO 2));
      END IF;
    END IF;
  END PROCESS;
  d <= STD_LOGIC_VECTOR(tmp);
END behav;

```

Na osnovu vremenskih dijagrama ulaznih signala i vektora, odrediti vrednosti izlaznog vektora i u decimalnom formatu ih upisati na dati vremenski dijagram.



**Rešenje:**

