

Predmet: OSNOVI DIGITALNE ELEKTRONIKE

OCENA \_\_\_\_\_

Kolokvijum: 10.04.2010.

Odgovorni nastavnik i asistenti: Dragan Vasiljević, Goran Savić i Lazar Karbunar

DEŽURNI:

KANDIDAT:

Sala \_\_\_\_\_  
Vreme početka \_\_\_\_\_  
Vreme završetka \_\_\_\_\_  
Potpis \_\_\_\_\_

Ime \_\_\_\_\_  
Prezime \_\_\_\_\_  
Broj indeksa \_\_\_\_\_  
Potpis \_\_\_\_\_

USLOVI KOLOKVIJUMA

1. Trajanje kolokvijuma 90 minuta.
2. Kolokvijum se polaže na formularu.
3. Dozvoljeni su kalkulator i hemijska olovka.
4. Ocenjuju se rad kandidata i razumevanje gradiva.
5. Traži se koncizan, jasan, čitak odgovor napisan u predviđenom prostoru (linija, boks, crtež).

OCENJIVANJE

R.Br.	1	2	3	Total
Max	6	12	12	30
Dobijeno				

1. a)[2] Neoznačeni binarni broj 11001001 predstaviti u Grejovom kodu.
- b)[2] Broj 01011100 predstavljen u Grejovom kodu konvertovati u binarni kod.
- c)[1] Broj  $439234_{10}$  predstaviti u heksadecimalnom i oktalnom brojnom sistemu. Konverziju vršiti direktno, prikazati svaki korak.
- d)[1] Izvršiti sledeće aritmetičke operacije:

$$\begin{array}{r}
 47FF9AB29_{16} \\
 -1FA9FDEAB_{16} \\
 \hline
 \text{rezultat}
 \end{array}
 \quad
 \begin{array}{r}
 3713245023_8 \\
 -4234212772_8 \\
 \hline
 \text{rezultat}
 \end{array}
 \quad
 \begin{array}{r}
 110011101101101001_2 \\
 +101111001100001111_2 \\
 \hline
 \text{rezultat}
 \end{array}$$

**Rešenje:**

a) Konverzija neoznačenog binarnog broja 11001001 u Grejov kod se može izvršiti tako što će se operacija „ekskluzivno ili“ izvršiti bit po bit nad datim brojem i binarnim brojem dobijenim pomeranjem za jedno mesto udesno (pri čemu je bit najviše težine 0). Kao rezultat se dobija:

$$11001001_{BIN} \rightarrow 10101101_{GRAY}$$

b) Konverzija n – to bitnog broja  $g_{n-1}g_{n-2}\dots g_0$  iz Grejovog u binarni kod  $(b_{n-1}b_{n-2}\dots b_0)$  se vrši po rekurentnoj formuli  $b_i = g_i \oplus b_{i+1}$ , za  $i = 0, 1, \dots, n-1$ , pri čemu je  $b_n = 0$ . Kao rezultat se dobija:

$$01011100_{GRAY} \rightarrow 01101000_{BIN}$$

$$c) 439234_{10} = 6B3C2_{16}, 439234_{10} = 1531702_8$$

$$\begin{array}{rcl}
 & 47FF9AB29_{16} & 3713245023_8 & 110011101101101001_2 \\
 \text{d)} & \underline{-1FA9FDEAB_{16}} & \underline{-4234212772_8} & \underline{+101111001100001111_2} \\
 & 28559CC7E_{16} & 7457032031_8 & 100010111001111000_2
 \end{array}$$

2. a) [6] Koristeći minimalan broj potrebnih NMOS i PMOS tranzistora isprojektovati statičko CMOS logičko kolo koje realizuje sledeću logičku funkciju:  $F = \overline{A} \cdot \overline{B} \cdot \overline{E} + \overline{C} \cdot \overline{D}$ . Na ulaz logičkog kola dolaze prave vrednosti ulaznih promenljivih A,B,C,D,E. Da bi se izbegla upotreba invertora na ulazima, kod rešavanja zadatka treba prvo transformisati zadati izraz za funkciju u oblik koji predstavlja proizvod logičkih suma.

b) [6] Poznato je da je otpornost svih tranzistora iz tačke a) kada su isključeni  $r_{N\_OFF} = r_{P\_OFF} \rightarrow \infty$  i da je otpornost svakog od PMOS tranzistora kada su uključeni  $r_{P\_ON} = 50\Omega$ . Poznato je i da svi NMOS tranzistori imaju međusobno jednaku otpornost  $r_{N\_ON}$  kada su uključeni. Ako se između izlaza kola iz tačke a) i mase poveže kondenzator kapacitivnosti  $C$ , odrediti  $r_{N\_ON}$  tako da se punjenje i pražnjenje kondenzatora, u slučajevima kada su ti procesi najsporiji, vrši sa međusobno jednakim vremenskim konstantama.

### Rešenje:

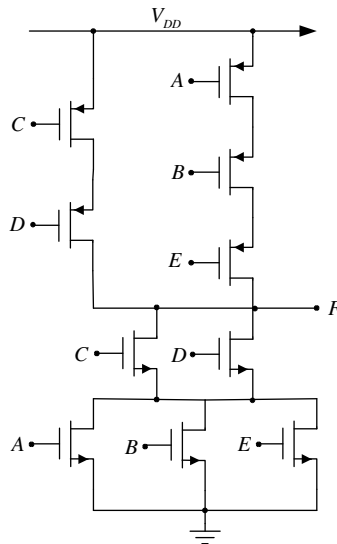
a) Primenom teorema Bulove algebre, dati izraz se može transformisati na sledeći način:

$$F = \overline{A} \cdot \overline{B} \cdot \overline{E} + \overline{C} \cdot \overline{D} = \overline{\overline{\overline{A} \cdot \overline{B} \cdot \overline{E} + \overline{C} \cdot \overline{D}}} = \overline{(A + B + E) \cdot (C + D)},$$

i time svesti na oblik pogodan za direktnu realizaciju odgovarajućeg statičkog CMOS logičkog kola.

Kod CMOS logičkih kola, NILI funkcija se ostvaruje paralelnom vezom NMOS tranzistora i rednom vezom PMOS tranzistora, dok se NI funkcija ostvaruje rednom vezom NMOS tranzistora i paralelnom vezom PMOS tranzistora.

Traženo kolo je prikazano na sledećoj slici:



b) Punjenje kondenzatora prikazanog na izlaz logičkog kola iz prethodne tačke će biti najsporije u slučaju kada su PMOS tranzistori na čije su gejtove dovedeni signali A, B i E uključeni, a preostala dva PMOS tranzistora isključeni (jer je tada najveća dinamička otpornost koju vidi kondenzator  $C$ ). Tada vremenska konstanta punjenja kondenzatora iznosi:

$$\tau_{pu} = 3r_{P\_ON} \cdot C.$$

Pražnjenje kondenzatora prikazanog na izlaz logičkog kola iz prethodne tačke će biti najsporije u slučaju kada je tačno jedan od NMOS tranzistora na čije su gejtove dovedeni signali C ili D uključen i kada je tačno jedan od NMOS tranzistora na čije su gejtove dovedeni signali A, B ili E uključen, a preostali NMOS tranzistori isključeni (jer je tada najveća dinamička otpornost koju vidi kondenzator  $C$ ). Tada vremenska konstanta pražnjenja kondenzatora iznosi:

$$\tau_{pr} = 2r_{N\_ON} \cdot C.$$

Iz uslova  $\tau_{pu} = \tau_{pr}$ , sledi:

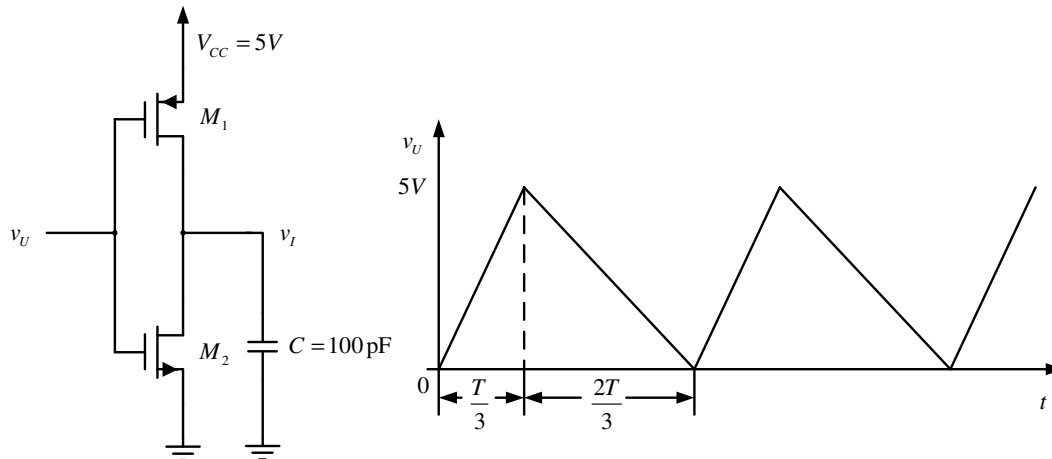
$$3r_{P\_ON} \cdot C = 2r_{N\_ON} \cdot C,$$

$$3r_{P\_ON} = 2r_{N\_ON},$$

$$r_{N\_ON} = \frac{3r_{P\_ON}}{2} = 75\Omega.$$

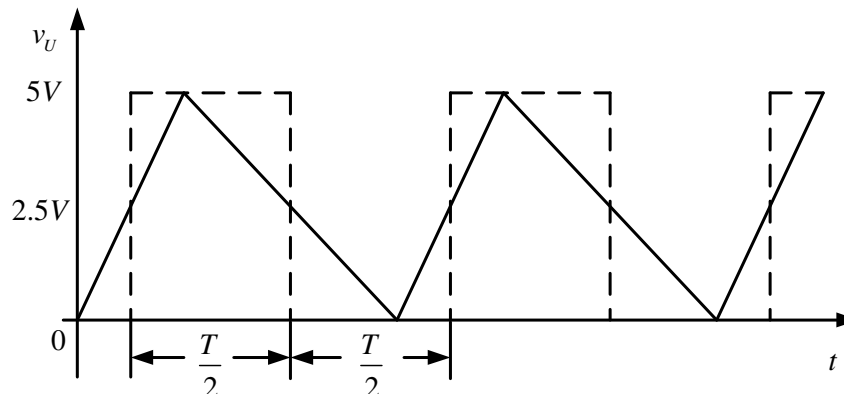
3. [12] Na kolo CMOS invertora sa slike dovodi se povorka trougaonih impulsa učestanosti  $f = 50\text{MHz}$  čija je vremenska zavisnost prikazana na slici. Amplituda impulsa je  $V_M = 5\text{V}$ . Poznato je da se MOS tranzistori (P-MOS i N-MOS) u provodnom režimu mogu ekvivalentirati otpornostima  $r_{ds} = 300\Omega$ , a u neprovodnom režimu  $r_{ds} \rightarrow \infty$ . Pragovi provođenja NMOS i PMOS tranzistora iznose  $V_{TNMOS} = V_{TPMOS} = V_{CC} / 2$ .

Odrediti vremensku zavisnost napona na izlazu invertora u stacionarnom stanju.



### Rešenje:

a) U pogledu pobuđivanja tranzistora CMOS invertora sa trougaonim signalom, sledi da tranzistori provode kao da su pobuđeni sa pravougaonim signalom koji ima visoku vrednost kada je amplituda trougaonog signala veća od  $V_{CC}/2$  i nula vrednost u ostatku periode, kao na slici (isprekidano).



U nastavku će se umesto originalnog ulaznog signala posmatrati ekvivalentni pravougaononi pobudni signal jer svaki od ta dva signala proizvodi isto dejstvo na izlazu invertora. U ustaljenom stanju napon na kondenzatoru se kreće u nekom opsegu od  $V_{Cmin}$  do  $V_{Cmax}$  i obrnuto. Kako napon na ulazu (ekvivalentni ulazni signal) menja svoje vrednosti u dva vremenska trenutka, u prvom sa  $v_{u1} = 0\text{V}$  na  $v_{u2} = 5\text{V}$  i u drugom sa  $v_{u2} = 5\text{V}$  na  $v_{u1} = 0\text{V}$  mogu se razlikovati dva režima u kojem se kolo invertora nalazi.

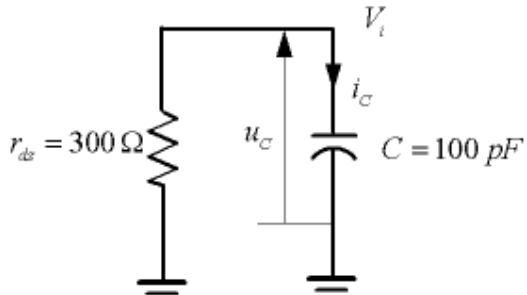
1. Režim uspostavljanja logičke nule na izlazu (izlazni napon se menja od  $V_{Cmax}$  ka  $V_{Cmin}$ ) za promenu na ulazu  $v_{u1} = 0\text{V}$  na  $v_{u2} = 5\text{V}$ .

2. Režim uspostavljanja logičke jedinice na izlazu (izlazni napon se menja od  $V_{Cmin}$  ka  $V_{Cmax}$ ) za promenu na ulazu  $v_{u2} = 5V$  na  $v_{u1} = 0V$ .

Ova dva slučaja će se razmatrati odvojeno

### 1. Slučaj (Režim uspostavljanja logičke nule na izlazu)

U ovom slučaju napon na izlazu se promenio od 5V na 0V, vremenski trenutak  $t = 0$ . Tranzistor  $M_1$  je zakočen dok je tranzistor  $M_2$  provodan.



Ekvivalentna šema kola za režim

uspostavljanja logičke nule na izlazu

$u_C(t) = u_C(\infty) + (u_C(0) - u_C(\infty))e^{-\frac{t}{C r_{ds}}}$  gde je  $u_C(\infty) = 0$ , a  $u_C(0) = V_{Cmax}$ . Pa je odatle

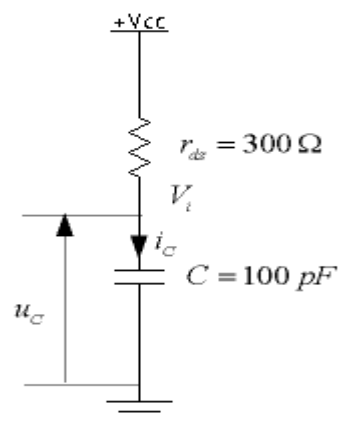
$$u_C(t) = V_{Cmax} e^{-\frac{t}{C r_{ds}}}, \text{ gde je } 0 \leq t \leq \frac{T}{2}. \quad (1)$$

### 2. Slučaj (Režim uspostavljanja logičke jedinice na izlazu)

U ovom slučaju napon na ulazu se promenio od 0V na 5V vremenski trenutak  $t_1 = \frac{T}{2}$ . Tranzistor  $M_2$  je zakočen dok je tranzistor  $M_1$  provodan. Ekvivalentna šema kola invertora data je na slici.

Kondenzator se puni tako da se napon na njemu menja od  $V_{Cmin}$  ka  $V_{Cmax}$ . Jednačina koja opisuje napona kondenzatora je

Ekvivalentna šema kola za režim  
uspostavljanja logičke jedinice na izlazu



$$V_{CC} = u_C + r_{ds} C \frac{du_C}{dt}, \text{ gde je njeno rešenje dato kao}$$

$u_C(t) = u_C(\infty) + (u_C(t_1) - u_C(\infty))e^{-\frac{t-t_1}{C r_{ds}}}$ , gde je  $u_C(\infty) = V_{CC}$ , a  $u_C(t_1) = V_{Cmin}$ . Pa se napon na kondenzatoru u ovom režimu menja kao

$$u_C(t) = V_{CC} + (V_{Cmin} - V_{CC})e^{-\frac{t-\frac{T}{2}}{C r_{ds}}}, \text{ gde je } \frac{T}{2} \leq t \leq T. \quad (2)$$

Kako je  $u_C(t_1) = V_{Cmin}$ , zamenom u jednačinu 1 dobija se

$$V_{Cmin} = V_{Cmax} e^{-\frac{T}{2C r_{ds}}} \quad (3)$$

dok za vremenski trenutak  $t_2 = T$ , važi  $u_C(t_2) = V_{Cmax}$ , zamenom u jednačinu 2 se dobija

$$V_{Cmax} = V_{CC} + (V_{Cmin} - V_{CC})e^{-\frac{T}{2C r_{ds}}} \quad (4)$$

Jednačine 3 i 4 su sa dve nepoznate,  $V_{Cmin}$  i  $V_{Cmax}$ . Rešavanjem ovih jednačina po nepoznatim naponima dobija se:

$$V_{Cmax} = V_{CC} \frac{1 - e^{-\frac{T}{2C r_{ds}}}}{1 - e^{-\frac{T}{C r_{ds}}}}, \quad V_{Cmin} = V_{CC} \frac{1 - e^{-\frac{T}{2C r_{ds}}}}{1 - e^{-\frac{T}{C r_{ds}}}} e^{-\frac{T}{2C r_{ds}}}. \text{ Za zadate brojne vrednosti se dobija}$$

$$V_{Cmax} = 2.913V \text{ i } V_{Cmin} = 2.087V.$$

Talasni oblik napona na izlazu (napon kondenzatora) za jednu periodu ulaznog signala, je prikazan na slici.

