

Elementi elektronike septembar 2014 – REŠENJA

3.

Za vrednosti ulaznog napona $v_U < V_{BET}$ transistor je isključen, i vrednost napona na izlazu je

$$v_I < V_{CC} = 5 \text{ V}$$

Kada ulazni napon dostigne napon uključivanja tranzistora, transistor se uključuje i počinje da provodi u aktivnom režimu jer mu napon između kolektora i emitora ima veliku vrednost.

Važi sledeći proračun

$$v_E = v_U - V_{BE}$$

$$i_E = \frac{v_E}{R_E} \approx i_C$$

$$v_C = V_{CC} - R_C i_C = V_{CC} - \frac{R_C}{R_E} (v_U - V_{BE})$$

$$v_I = v_C - v_E = V_{CC} - \left(\frac{R_C}{R_E} + 1 \right) (v_U - V_{BE}) = 6.4 \text{ V} - 2v_U$$

Gornja zavisnost važi dok transistor ne uđe u zasićenje

$$v_I \geq V_{CES}$$

$$V_{CC} - \left(\frac{R_C}{R_E} + 1 \right) (v_U - V_{BE}) \geq V_{CES}$$

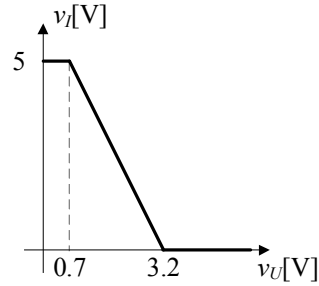
$$v_U \leq V_{BE} + \frac{V_{CC} - V_{CES}}{\frac{R_C}{R_E} + 1} = 3.2 \text{ V} .$$

Daljim povećavanjem ulaznog napona transistor ostaje u režimu zasićenja i izlazni napon kola ostaje konstantan,

$$v_I = V_{CES} = 0 \text{ V} .$$

Konačno

$$v_I = \begin{cases} V_{CC} - \left(\frac{R_C}{R_E} + 1 \right) (v_U - V_{BE}) & v_U \leq V_{BET} \\ V_{CES} & v_U \geq V_{BE} + \frac{V_{CC} - V_{CES}}{\frac{R_C}{R_E} + 1} \end{cases} \quad v_{BET} \leq v_U \leq V_{BE} + \frac{V_{CC} - V_{CES}}{\frac{R_C}{R_E} + 1} = \begin{cases} 5 \text{ V} & v_U \leq 0.7 \text{ V} \\ 6.4 \text{ V} - 2v_U & 0.7 \text{ V} \leq v_U \leq 3.2 \text{ V} \\ 0 \text{ V} & v_U \geq 3.2 \text{ V} \end{cases}$$



4.

a) U odsustvu naizmjeničnog pobudnog signala kondenzatori se ponašaju kao otvorene veze. S obzirom da je dregn tranzistora povezan na napajanje, tranzistor sigurno provodi u režimu zasićenja pa važi

$$I_D = \frac{k_n}{2} (V_{GS} - V_t)^2.$$

Na osnovu kola sa slike može se pisati

$$V_{GS} = V_G - V_t = \frac{R_{G1}}{R_{G1} + R_{G2}} V_{DD} - V_t = 3 \text{ V},$$

odakle sledi da je struja dregn tranzistora

$$I_D = 4 \text{ mA},$$

A odatle i tražena struja strujnog izvora

$$I_0 = I_D - \frac{V_t}{R_p} = 3 \text{ mA}.$$

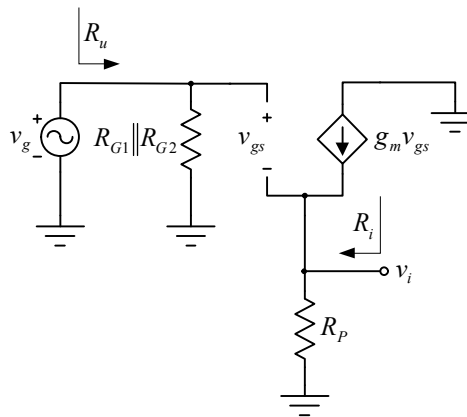
b) Na osnovu ekvivalentnog kola pojačavača za male signale prikazanog na slici 4.1 može se pisati:

$$\frac{v_i}{R_p} - g_m v_{gs} = 0,$$

$$v_{gs} = v_g - v_i,$$

odakle sledi

$$A_v = \frac{v_i}{v_g} = \frac{g_m R_p}{1 + g_m R_p}.$$



Slika 4.1

Na slici 4.2 prikazano je ekvivalentno kolo za određivanje izlazne otpornosti. Sa slike se vidi da je

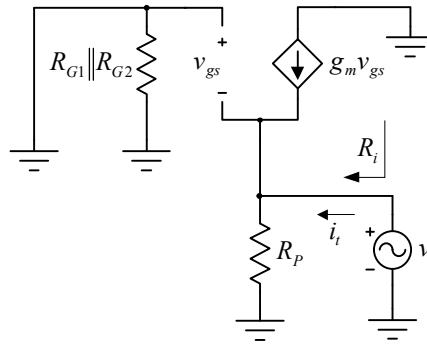
$$R_i = \frac{v_t}{i_t} = \frac{v_t}{-g_m v_{gs} + \frac{v_t}{R_p}}$$

S obzirom da je

$$v_{gs} = -v_t,$$

dobija se

$$R_i = \frac{R_p}{1 + g_m R_p}.$$



Slika 4.2

c) Transkonduktansa tranzistora u mirnoj radnoj tački je

$$g_m = \sqrt{2k_n I_D} = 8 \text{ mS}$$

Vrednosti parametara pojačavača su:

$$A_v = 0.97,$$

$$R_i = 121 \Omega,$$

6.

a)

Kada je izlaz operacionog pojačavača u pozitivnom zasićenju

$$v_{IOP} = V_{CC} = 12 \text{ V},$$

zener dioda DZ1 vodi u proboju dok zener dioda DZ2 vodi kao obična dioda. Izlaz kola je

$$v_I = V_{Z1} + V_D = 7.5 \text{ V}.$$

Zener dioda DZ3 vodi u proboju dok zener dioda DZ4 vodi kao obična dioda. Potencijal pozitivnog ulaznog priključka operacionog pojačavača je

$$v_{UOP}^+ = V_{Z3} + V_D = 4 \text{ V}.$$

Uslov da izlaz operacionog pojačavača bude u pozitivnom zasićenju glasi

$$v_{UOP}^+ > v_{UOP}^-$$

$$v_U < 4 \text{ V} = V_{TH}.$$

Kada je izlaz operacionog pojačavača u negativnom zasićenju

$$v_{IOP} = -V_{CC} = -12 \text{ V},$$

zener dioda DZ2 vodi u proboju dok zener dioda DZ1 vodi kao obična dioda. Izlaz kola je

$$v_I = -(V_{Z2} + V_D) = 7.5 \text{ V}.$$

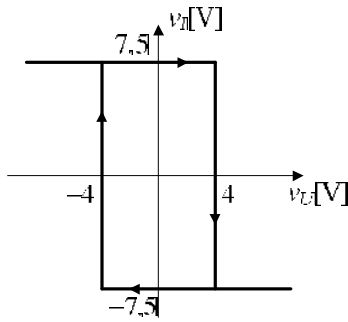
Zener dioda DZ4 vodi u proboju dok zener dioda DZ3 vodi kao obična dioda. Potencijal pozitivnog ulaznog priključka operacionog pojačavača je

$$v_{UOP}^+ = -(V_{Z4} + V_D) = -4 \text{ V}.$$

Uslov da izlaz operacionog pojačavača bude u pozitivnom zasićenju glasi

$$v_{UOP}^+ < v_{UOP}^-$$

$$v_U > -4 \text{ V} = V_{TL}.$$



b)

Kolo je simetrično u odnosu na to da li je izlaz operacionog pojačavača u pozitivnom ili negativnom zasićenju, tako da je dovoljno posmatrati samo jedno od zasićenja.

Izlazna struja operacionog pojačavača je

$$i_{OP} = \frac{V_{CC} - (V_{Z1} + V_D)}{R_2} \leq i_{OPmax}$$

$$R_2 \geq \frac{V_{CC} - (V_{Z1} + V_D)}{i_{OPmax}} = 450 \Omega$$

Struja kroz zener diode DZ3 i DZ4 ne zavisi od R_2

$$i_{Z3} = \frac{(V_{Z1} + V_D) - (V_{Z3} + V_D)}{R_1} = \frac{V_{Z1} - V_{Z3}}{R_1} = 3.5 \text{ mA}$$

Struja kroz zener diode DZ1 i DZ2 je

$$i_{Z1} = \frac{V_{CC} - (V_{Z1} + V_D)}{R_2} - \frac{V_{Z1} - V_{Z3}}{R_1} \geq i_{Zmin}$$

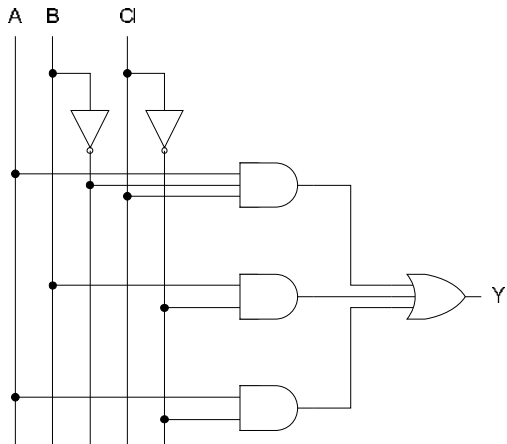
$$R_2 \leq \frac{V_{CC} - (V_{Z1} + V_D)}{i_{Zmin} + \frac{V_{Z1} - V_{Z3}}{R_1}} = 1.29 \text{ k}\Omega$$

Opseg dozvoljenih vrednosti otpornosti otpornika R_2 je

$$450 \Omega \leq R_2 \leq 1.29 \text{ k}\Omega .$$

7. a)

U osnovna logička kola spadaju I, ILI i NE (logički inverter). Kako je funkcija zapisana u obliku koji koristi samo ove tipove logičkih kola, realizacija se svodi na izbor osnovnih logičkih kola sa potrebnim brojem ulaza i njihovo povezivanje tako da se dobije tražena funkcija, kao što je prikazano na slici 1.



Slika 1

b)

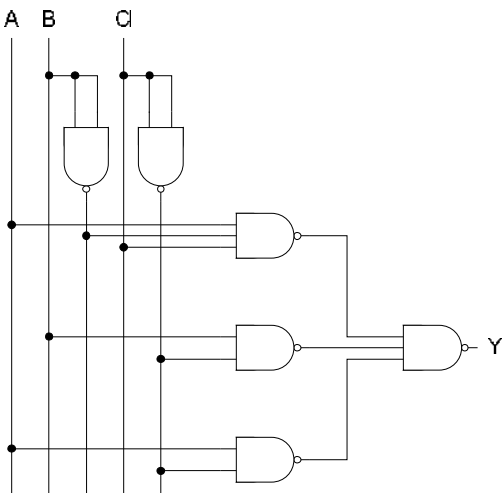
Funkcija Y data je u disjunktivnoj formi te se može realizovati korišćenjem samo logičkih NI kola. Dvostrukim komplementiranjem funkcije $Y = \overline{ABC} + \overline{BC} + \overline{AC}$ dobija se

$$Y = \overline{\overline{ABC} + \overline{BC} + \overline{AC}}.$$

Primenom DeMorganove teoreme $\overline{A+B} = \overline{A} \cdot \overline{B}$ na negaciju logičke sume od tri člana dobija se

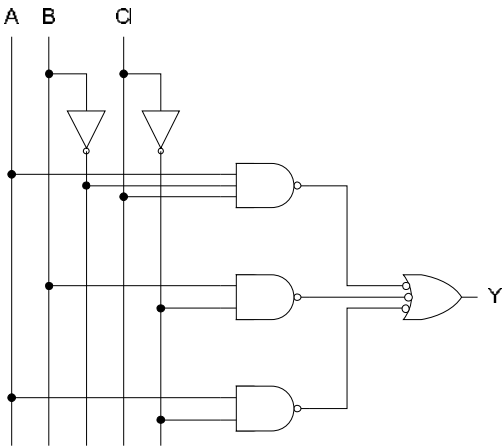
$$Y = \overline{\overline{ABC} \cdot \overline{BC} \cdot \overline{AC}}.$$

Sprovedenim transformacijama početne funkcije došlo se do njenog algebarskog oblika koji se može realizovati korišćenjem samo logičkih NI kola. Za komplementiranje promenljivih takođe se koriste logička NI kola kod kojih su ulazi međusobno spojeni. Logička šema mreže kojom se realizuje zadata funkcija Y prikazana je na slici 2.



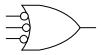
Slika 2

Kombinacionu mrežu sa slike 2 moguće je dobiti i direktno na osnovu slike 1. Naime, ukoliko se na oba kraja linija koje povezuju izlaze I kola i ulaze ILI kola postave logičke negacije dobija se slika 3.

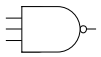


Slika 3

Sa druge strane, ako se primeni DeMorganova teorema $\overline{A \cdot B} = \overline{A} + \overline{B}$ onda se logičko kolo



može zameniti sa trouglaznim logičkim NI kolom



čime se mreža sa slike 3 svodi na mrežu sa slike 2.

c)

Ako se minimizacija zadate logičke funkcije vrši pomoću Karnoove mape onda je funkciju potrebno predstaviti pomoću kombinacione tabele ili u potpunoj formi, proširivanjem nepotpunih članova. Logička funkcija $Y = A\bar{B}C + B\bar{C} + A\bar{C}$ predstavljena je sledećom kombinacionom tabelom

A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

na osnovu koje se može predstaviti i odgovarajućom Karnoovom mapom koja je data na slici 4.

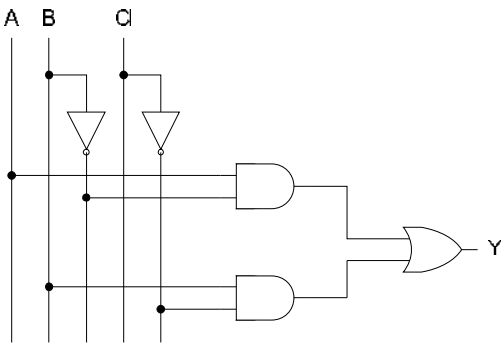
	BC			
	00	01	11	10
A				
0	0	0	0	1
1	1	1	0	1

Slika 4

Na osnovu uočenih kontura koje obuhvataju polja sa logičkim jedinicama dobija se minimalna forma logičke funkcije

$$Y = A\bar{B} + B\bar{C}$$

čija realizacija je prikazana na slici 5.



Slika 5

d)

Da bi logička funkcija mogla da se realizuje korišćenjem logičkih NILI kola potrebno ju je izraziti u konjunktivnoj formi. Na osnovu kombinacione tabele kojom je predstavljena funkcija Y sačinjena je Karnoova mapa u kojoj su označene površine koje obuhvataju susedna polja sa logičkim nulama (slika 6).

	BC			
	00	01	11	10
A				
0	0	0	0	1
1	1	1	0	1

Slika 6

Iz Karnoove mape sa slike 6 dolazi se do minimizirane funkcije u konjunktivnoj formi vidu proizvoda logičkih suma nezavisnih promenljivih (konjunktivna forma)

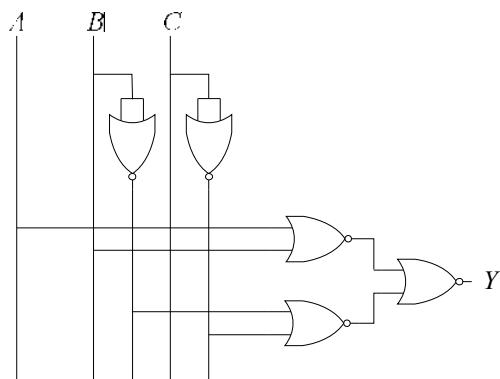
$$Y = (A + B)(\bar{B} + \bar{C})$$

Dvostrukim komplementiranjem prethodne funkcije i primenom $\overline{A \cdot B} = \overline{A} + \overline{B}$ dobija se

$$Y = \overline{\overline{(A+B)(B+C)}},$$

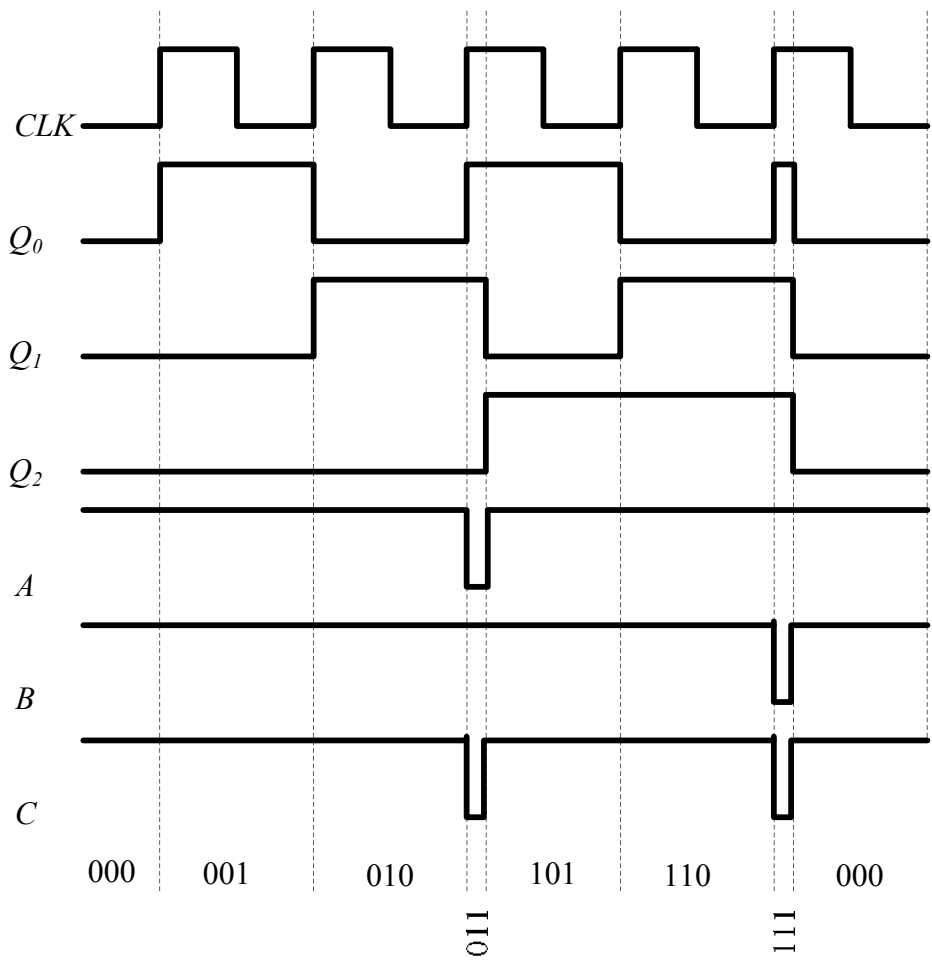
$$Y = \overline{\overline{(A+B)} + \overline{\overline{(B+C)}}}.$$

Funkcija do koje se došlo primenom navedenih transformacija može se realizovati korišćenjem samo logičkih NILI kola, a realizacija ove funkcije prikazana je logičkom šemom sa slike 7.



Slika 7

8.



Osnova brojanja brojača je 5, jer brojač u toku jedne periode brojanja ukupno prolazi kroz 5 stabilnih stanja (0, 1, 2, 5, i 6).