

Ispit traje 3 sata. Studenti koji su položili kolokvijum rade zadatke 3, 4 i 5 u trajanju od 2 sata. Na ispitu je dozvoljeno korišćenje samo pribora za pisanje i neprogramabilnog kalkulatora. Nije dozvoljeno narušavanje ispita tokom prvog sata. Nije dozvoljeno iznošenje zadatka do kraja ispita. Svaki zadatak početi na novoj strani. Napraviti razmak između tačaka i jasno označiti svaku tačku zadatka.

## 1.

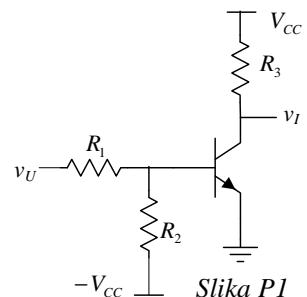
a) (6 poena) Nacrtati električnu šemu polusalasnog (jednostranog) usmeraća. Izvesti izraz za napon na izlazu usmeraća ako se dioda zameni izlomljeno-linearnim modelom.

b) (14 poena) U kolu sa slike P1 koristi se bipolarni tranzistor koji ima:  $\beta=30$ ,  $V_{BE}=V_{BET}=V_{BES}=0.7$  V i  $V_{CES}=0.2$  V. Poznato je:  $R_2=100$  k $\Omega$ ,  $R_3=2.2$  k $\Omega$  i  $V_{CC}=12$  V.

b1) Odrediti napon na izlazu  $v_I$  ako je  $v_U=12$  V i  $R_1=15$  k $\Omega$  i pokazati u kom režimu radi tranzistor.

b2) Ako je  $R_1=15$  k $\Omega$  i  $v_U=1$  V odrediti napon na izlazu  $v_I$  i pokazati u kom režimu radi tranzistor. Odrediti minimalnu vrednost otpornosti  $R_1$  tako da tranzistor zadrži isti režim rada.

b3) Ako je  $v_U=12$  V odrediti minimalnu vrednost otpornosti  $R_1$  za koju tranzistor radi u aktivnom režimu.



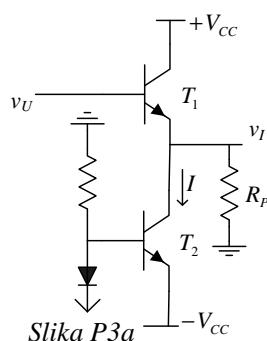
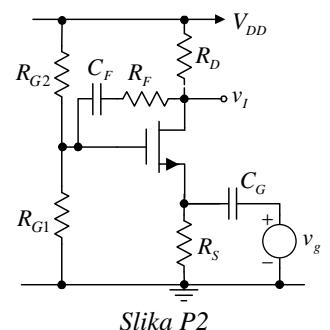
## 2.

Na slici P2 prikazan je jednostepeni pojačavač sa MOSFET tranzistorom u konfiguraciji sa zajedničkim sorsom. Poznato je:  $V_{DD}=12$  V,  $R_{G1}=7$  k $\Omega$ ,  $R_{G2}=5$  k $\Omega$ ,  $R_D=1.5$  k $\Omega$ ,  $R_S=2$  k $\Omega$ ,  $R_F=10$  k $\Omega$ ,  $k_n=4$  mA/V $^2$ ,  $V_P=2$  V,  $C_G=\infty$ ,  $C_F=\infty$ .

a) (6 poena) Izračunati jednosmernu vrednost struje drenova tranzistora  $I_D$  i napona na izlazu  $V_I$  u mirnoj radnoj tački.

b) (10 poena) Nacrtati ekvivalentnu šemu pojačavača za male signale i izvesti izraz za naponsko pojačanje pojačavača.

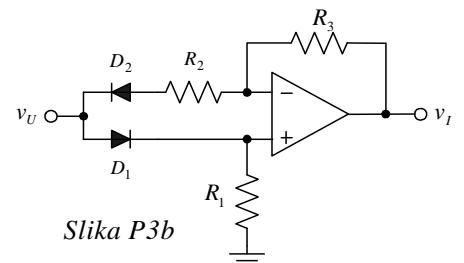
c) (4 poena) Izračunati vrednost naponskog pojačanja pojačavača sa slike P2.



## 3.

a) (10 poena) Na slici P3a data je uprošćena električna šema stepena sa zajedničkim kolektorom koji se koristi kao pojačavač snage. Tranzistor  $T_2$  služi kao izvor konstantne struje  $I$ . Odrediti minimalnu vrednost struje  $I$  tako da se obezbedi maksimalna moguća promena izlaznog napona  $v_I$  bez izobličenja. Odrediti koliko iznosi minimalna a koliko maksimalna vrednost izlaznog neizobličenog napona.

b) (10 poena) Za kolo sa slike P3b odrediti zavisnost izlaznog od ulaznog napona. Smatrati da su operacioni pojačavač i diode idealni i da je  $V_D=0$  V. Odrediti pod kojim uslovom kolo sa slike P3b vrši funkciju idealnog usmeraća napona.



## 4.

a) (8 poena) Nacrtati električnu šemu dvoulaznog NMOS NILI logičkog kola sa NMOS tranzistorom sa ugrađenim kanalom kao aktivnim opterećenjem. Navesti vrednosti napona logičke nule  $V_{OL}$  i logičke jedinice  $V_{OH}$  na izlazu kola, kao i režime rada tranzistora koji ima ulogu aktivnog opterećenja za napred navedena stanja izlaza. Navesti osnovne nedostatke ovog logičkog kola.

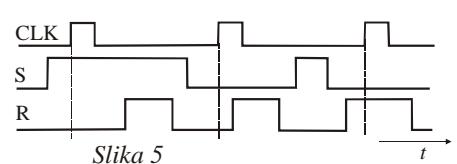
b) (12 poena) Projektovati kombinacionu mrežu koja ima ulaze za podatke  $D_1$  i  $D_0$ , kontrolne ulaze  $C_1$  i  $C_0$  i izlaz  $Y$ . Kontrolni ulazi određuju izlaz mreže, na način prikazan u sledećoj tabeli:

- b1) Predstaviti rad kombinacione mreže pomoću kombinacione tablice.
- b2) Korišćenjem minimalnog broja osnovnih logičkih kola realizovati kombinacionu mrežu.
- b3) Realizovati kombinacionu mrežu korišćenjem multipleksera 4/1.

$C_1$	$C_0$	$Y$
0	0	$D_1 \cdot D_0$
0	1	$D_0$
1	0	$D_1$
1	1	$D_1 + D_0$

## 5.

a) (8 poena) Nacrtati šemu master-slejv (MS) flipflop-a realizovanog pomoću SR flipflop-ova. Rad MS flipflop-a predstaviti pomoću funkcionalne tablice. Ako se na ulaz MS flipflop-a dovedu signali čiji je vremenski oblik prikazan na slici P5 preko vremenskog dijagrama predstaviti izlaze kola. Pretostaviti da je u početnom stanju flipflop bio resetovan.



b) (12 poena) Korišćenjem minimalnog broja JK flipflop-ova i osnovnih logičkih kola projektovati asinhroni brojač koji broji po sekvenci 0-1-2-3-4-7. Flipflopovi se okidaju usponskom ivicom taknog signala i poseduju ulaz za asinhrono setovanje aktiviran na logičkoj nuli. Rad brojača predstaviti pomoću odgovarajućeg vremenskog dijagrama.