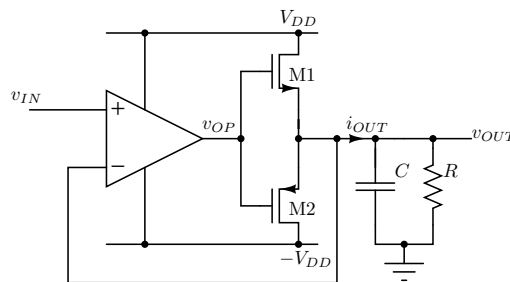


1. U kolu pojačavača snage sa slike 1 ulazni napon je trougaonog talasnog oblika, amplitude  $V_m$  i periode  $T$ . Poznati parametri u kolu su:  $V_{DD} = 15\text{ V}$ ,  $B_1 = B_2 = 1\text{ A/V}^2$ ,  $V_{T1} = |V_{T2}| = 1\text{ V}$ ,  $P_{D1\text{max}} = P_{D2\text{max}} = 30\text{ W}$ .

- [4] Ako je  $V_m = 5\text{ V}$ ,  $T = 10\text{ }\mu\text{s}$ ,  $C = 1\text{ }\mu\text{F}$ ,  $R \rightarrow \infty$ , odrediti i nacrtati vremenske oblike napona  $v_{OUT}$  i  $v_{OP}$ , struja  $i_{OUT}$ ,  $i_1$  i  $i_2$ , i snaga  $p_{D1}$  i  $p_{D2}$ .
- [4] Ako je  $T = 10\text{ }\mu\text{s}$ ,  $C = 1\text{ }\mu\text{F}$ ,  $R \rightarrow \infty$ , odrediti maksimalnu amplitudu ulaznog napona tako da se na izlazu dobija maksimalno moguća amplituda simetričnog neizobličenog napona.
- [8] Ako je  $C = 1\text{ }\mu\text{F}$ ,  $R \rightarrow \infty$ , odrediti i skicirati zavisnost maksimalne amplitude ulaznog napona od  $T$ , tako da se na izlazu dobija maksimalno moguća amplituda simetričnog neizobličenog napona.
- [4] Ako je  $T = 10\text{ }\mu\text{s}$ ,  $R = 1\text{ }\Omega$ ,  $C \rightarrow 0$ , odrediti maksimalnu amplitudu ulaznog napona tako da se na izlazu dobija maksimalno moguća amplituda simetričnog neizobličenog napona.



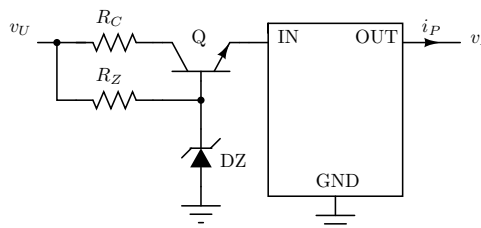
Slika 1.

2. Dvostrani ispravljač sa transformatorom prenosnog odnosa  $n : 1 : 1$ , dve diode i L filtrom ima  $v_{IN} = 230\sqrt{2}\text{ V sin}(2\pi(50\text{ Hz})t)$ ,  $V_D = 1\text{ V}$ ,  $n = 13.80$ ,  $L = 159.15\text{ mH}$ ,  $C = 3.18\text{ mF}$ ,  $I_{OUT} = 200\text{ mA}$ . Smatrati  $|\sin x| \approx \frac{2}{\pi} - \frac{4}{3\pi} \cos(2x)$ .

- [1] Odrediti srednju vrednost izlaznog napona  $V_{OUT} = \overline{v_{OUT}}$ .
- [6] Odrediti vremenske dijagrame  $i_L$ ,  $i_C$ ,  $i_{D1}$ ,  $i_{D2}$ ,  $i_{IN}$ , napona na ulazu L filtra  $v_X$  i  $v_{out} = \hat{v}_{OUT} = v_{OUT} - V_{OUT}$ . Dijagrame nacrtati jedan ispod drugog.
- [2] Odrediti srednje snage disipacije na diodama D1 i D2,  $P_{D1}$  i  $P_{D2}$ .
- [1] Odrediti koeficijent korisnog dejstva ispravljača.

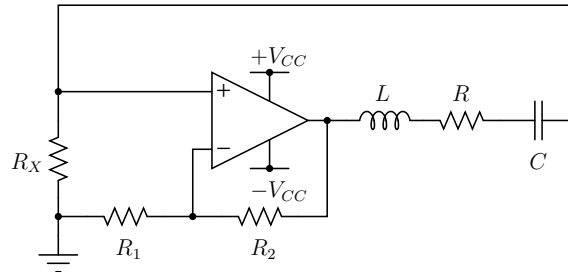
3. Integrisani naponski regulator u kolu sa slike 3 ispravno radi u opsegu napona na svom ulazu  $5.5\text{ V} \leq v_{IN} \leq 6.5\text{ V}$ . Nominalni napon na izlazu regulatora je  $v_I = 5\text{ V}$ , za  $i_P \leq 0.5\text{ A}$ . Poznati parametri kola su:  $V_Z = 6.8\text{ V}$ ,  $R_Z = 100\text{ }\Omega$ ,  $V_{BE} = 0.7\text{ V}$ ,  $\beta = 49$ ,  $P_{Z\text{max}} = 1.3\text{ W}$ ,  $R_C = 20\text{ }\Omega$ .

- [3] Odrediti minimalnu vrednost ulaznog napona  $v_U$  za koju kolo ispravno radi.
- [4] Odrediti maksimalnu vrednost ulaznog napona  $v_U$  za koju kolo ispravno radi.
- [3] Odrediti maksimalnu disipaciju na tranzistoru u dozvoljenom opsegu ulaznog napona.



Slika 3.

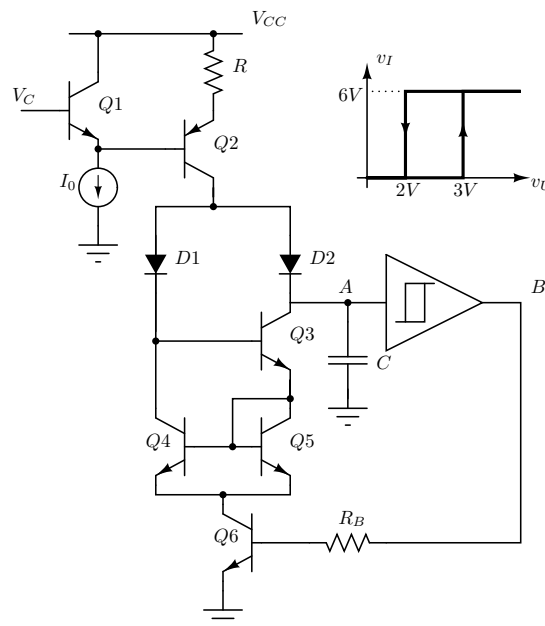
4. Na slici 4 je prikazan oscilator kod koga je  $V_{CC} = 12\text{ V}$ ,  $R = 10\ \Omega$ ,  $R_1 = 99\text{ k}\Omega$ ,  $R_2 = 1\text{ k}\Omega$ ,  $L = 100\ \mu\text{H}$ ,  $C = 100\ \mu\text{F}$ . Izuzev naponskog zasićenja izlaza, operacioni pojačavač smatrati idealnim.
- [5] Odrediti otpornost  $R_X$  pri kojoj su polovi oscilatora na imaginarnoj osi.
  - [5] Ako su polovi oscilatora na imaginarnoj osi ( $R_X$  ima otpornost određenu pod a)), odrediti kružnu frekvenciju oscilovanja.
  - [5] Ako  $R_X$  ima otpornost neznatno veću od određene pod a), odrediti amplitudu oscilacija napona na ulazima operacionog pojačavača.



Slika 4.

5. Za astabilno kolo sa slike 5:

- [8] Izračunati i nacrtati (jedan ispod drugog) vremenske dijagrama napona u tačkama  $A$  i  $B$  za vrednost kontrolnog napona  $V_C = 5\text{ V}$ .
  - [7] Odrediti maksimalnu učestanost na kojoj kolo može ispravno da radi.
- Parametri upotrebljenih poluprovodničkih komponenti su:  $\beta \rightarrow \infty$ ,  $|V_{BE}| = V_D = 0.6\text{ V}$ ,  $V_{CES} = 0.2\text{ V}$ . Vrednosti ostalih elemenata u kolu su  $V_{CC} = 6\text{ V}$ ,  $R = 1\text{ k}\Omega$ ,  $C = 1\text{ nF}$ ,  $I_0 = 1\text{ mA}$ . Šmitovo kolo realizovano je u CMOS tehnologiji sa karakteristikom prenosa prikazanom na slici.



Slika 5.

6. PLL kod koga je fazni detektor realizovan primenom CMOS XOR kola sa naponom napajanja  $12\text{ V}$ , koristi VCO sa karakteristikom  $f_{OSC} = 1\text{ MHz} + 10\text{ (kHz/V)}(v_C - 6\text{ V})$  i jednopolni NF filter sa  $H(s) = 1/(1 + s/\omega_P)$ . Ulazni naponi faznog detektora su pravougaonog oblika, amplitude  $12\text{ V}$ .
- [1] Nacrtati blok šemu ovog PLL-a.
  - [4] Odrediti prenosnu karakteristiku faznog detektora. Označiti numeričke vrednosti karakterističnih tačaka na dijagramu.
  - [5] Nacrtati vremenske dijagrame ulaznog napona PLL-a i izlaznog napona VCO-a tokom dve periode za frekvenciju ulaznog napona jednaku  $1.03\text{ MHz}$ . Smatrati da je PLL sinhronizovan.