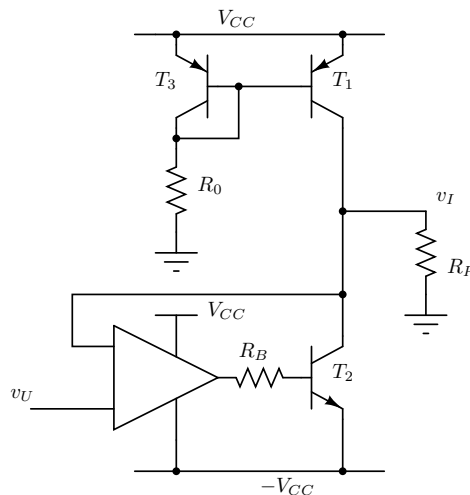


Numerisati svaku stranu sveske u gornjem spoljašnjem uglu. Svaki zadatak početi na novoj strani. Zadaci moraju biti čitko i uredno napisani. Zaokruživanjem broja zadatka u tabeli na omotu označiti koji su zadaci rađeni, i pored toga upisati broj strane na kojoj zadatak počinje. Svako nepoštovanje ove napomene povlači oduzimanje jednog poena po zadatku!

1. Poznati parametri u kolu pojačavača snage sa slike 1 su:  $R_P = 1 \text{ k}\Omega$ ,  $V_{BE} = 0.7 \text{ V}$ ,  $V_{CES} = 0.2 \text{ V}$ ,  $\beta_2 = 30$ ,  $\beta_1 = \beta_3 = \beta \rightarrow \infty$ ,  $R_B = 1 \text{ k}\Omega$ ,  $V_{CC} = 12 \text{ V}$ . Operacioni pojačavač je idealan.

- [1] Označiti priključke operacionog pojačavača tako da u kolu bude ostvarena negativna povratna sprega.
- [3] Odrediti vrednost otpornosti otpornika  $R_0 = R_{0\max}$  tako da se na izlazu može dobiti maksimalno moguća amplituda simetričnog neizobličenog signala.
- [5] Ako je  $R_0 = R_{0\max}$  i na ulaz kola je doveden sinusoidalni napon ugaone učestanosti  $\omega = 10 \text{ krad/s}$  amplitude tolike da je amplituda neizobličenog napona na izlazu kola maksimalno moguća za date parametre, izračunati i nacrtati vremenske dijagrame signala  $v_I$ ,  $i_P$ ,  $i_{C1}$ ,  $i_{C2}$  i  $v_{IOP}$ .
- [3] Pod uslovima iz tačke c) odrediti koeficijent korisnog dejstva pojačavača.
- [3] Ako je  $R_0 = R_{0\max}$ , odrediti zavisnost koeficijenta korisnog dejstva pojačavača od amplitude ulaznog sinusoidalnog napona,  $\eta(V_u)$ , za  $V_u < V_{u\max}$ .
- [3] Odrediti srednju snagu disipacije na tranzistorima  $T_1$  i  $T_2$  ako dođe do kratkog spajanja izlaznog priključka sa: 1) potencijalom mase, 2) negativnim napajanjem, i 3) pozitivnim napajanjem.
- [2] Pod uslovima iz tačke c) odrediti maksimalno dozvoljenu vrednost otpornosti otpornika  $R_B$ .



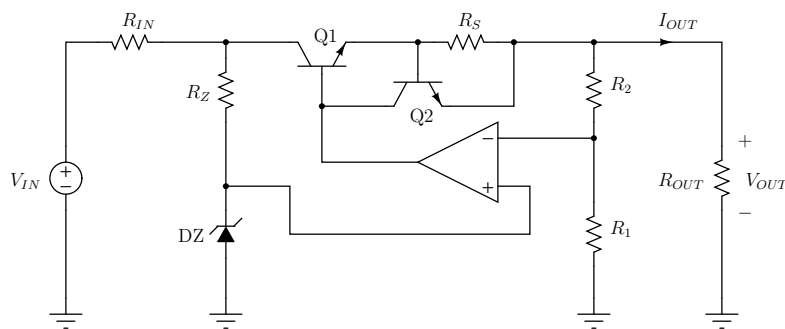
Slika 1.

2. Potrebno je projektovati ispravljač sa dve diode i prostim kapacitivnim filtrom koji od ulaznog napona efektivne vrednosti  $V_{RMS} = 230 \text{ V}$  frekvencije  $f_0 = 50 \text{ Hz}$  na izlazu obezbeđuje napon srednje vrednosti  $V_{OUT} = 15 \text{ V} - 1 \Omega I_{OUT}$ . Na raspolaganju su diode sa  $V_D = 1 \text{ V}$ .

- [2] Nacrtati šemu zahtevanog ispravljača sa filtrom.
- [2] Odrediti prenosne osnose namotaja transformatora.
- [2] Odrediti kapacitivnost  $C$  filterskog kondenzatora.
- [4] Odrediti faktor talasnosti  $\gamma$  pri  $I_{OUT} = 2 \text{ A}$ .

3. Na slici 3 (na drugoj strani) je prikazan stabilizator napona kod koga je:  $V_{IN} = 15 \text{ V}$ ,  $R_{IN} = 1 \Omega$ ,  $V_Z = 5 \text{ V}$ ,  $R_Z = 5 \text{ k}\Omega$ ,  $R_1 = R_2 = 10 \text{ k}\Omega$ ,  $R_S = 0.35 \Omega$ ,  $\beta_F \rightarrow \infty$ ,  $V_{BE} = 0.7 \text{ V}$ , operacioni pojačavač ima ugrađenu strujnu zaštitu, karakteristike su mu idealne.

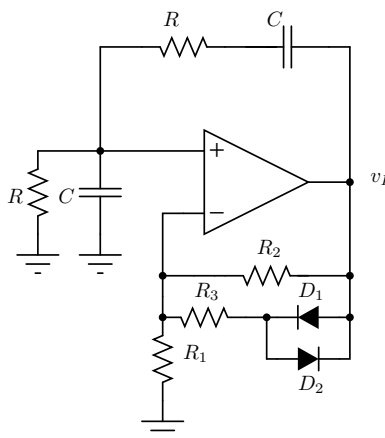
- [2] Odrediti izlazni napon  $V_{OUT}$  u režimu rada kada strujna zaštita nije uključena i opseg izlazne struje  $I_{OUT}$  i otpornosti potrošača  $R_{OUT}$  u ovom režimu.
- [3] Ne zanemarujući pad napona na otpornicima  $R_{IN}$  i  $R_S$  odrediti zavisnost disipacije  $P_{D1}$  na rednom tranzistoru Q1 od  $I_{OUT}$ .
- [5] Ne zanemarujući pad napona na otpornicima  $R_{IN}$  i  $R_S$  odrediti zavisnost disipacije  $P_{D1}$  na rednom tranzistoru Q1 od  $R_{OUT}$  za  $0 < R_{OUT} < \infty$  i odrediti maksimum disipacije u slučaju da strujna zaštita nije uključena i globalni maksimum disipacije na rednom tranzistoru. Odrediti vrednosti  $R_{OUT}$  za ove dve karakteristične tačke.



Slika 3.

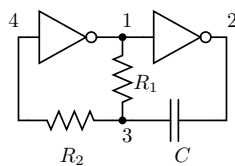
4. U oscilatoru sa Wien-ovim mostom sa slike 4 poznato je  $R = 1 \text{ k}\Omega$ ,  $R_1 = 10 \text{ k}\Omega$ ,  $V_D = 0.6 \text{ V}$ . Operacioni pojačavač je idealan i napaja se sa  $\pm V_{CC} = \pm 15 \text{ V}$ .

- [5] Odrediti vrednost kapacitivnosti  $C$  tako da kružna učestanost oscilovanja bude  $\omega_0 = 100 \text{ krad/s}$ .
- [5] Odrediti minimalnu vrednost otpornosti  $R_2$  za koju se uspostavlja oscilacije.
- [5] Ako je  $R_2 = 1.1R_{2\text{min}}$ , odrediti vrednost otpornosti  $R_3$  tako da amplituda neizobličjenih oscilacija na izlazu kola bude  $V_{CC}$ .



Slika 4.

5. [15] Za kolo sa slike 5 izračunati i nacrtati vremenske dijagrame napona u karakterističnim tačkama i odrediti period oscilovanja. Upotrebljeni su idealni CMOS invertori, sa idealnim zaštitnim diodama na ulazu. Poznato je:  $R_1 = R_2 = 1 \text{ k}\Omega$ ,  $C = 100 \text{ nF}$ ,  $V_{DD} = 5 \text{ V}$ .



Slika 5.

6. PLL kod koga je fazni detektor realizovan primenom analognog množača sa karakteristikom  $v_{PD} = v_{IN1}v_{IN2}/4 \text{ V}$ , koristi VCO sa karakteristikom  $f_O = 1 \text{ MHz} + 10 \text{ (kHz/V)} (v_C - 2 \text{ V})$  i jednopolni NF filtar sa  $H(s) = 1/(1 + s/\omega_P)$ . Ulazni naponi faznog detektora su sinusoidalnog oblika, amplitude 8 V.

- [1] Nacrtati blok šemu ovog PLL-a.
- [4] Odrediti prenosnu karakteristiku faznog detektora. Označiti numeričke vrednosti karakterističnih tačaka na dijagramu.
- [5] Nacrtati vremenske dijagrame ulaznog napona PLL-a i izlaznog napona VCO-a tokom dve periode za frekvenciju ulaznog napona jednaku 1.02 MHz. Smatrati da je PLL sinhronizovan.