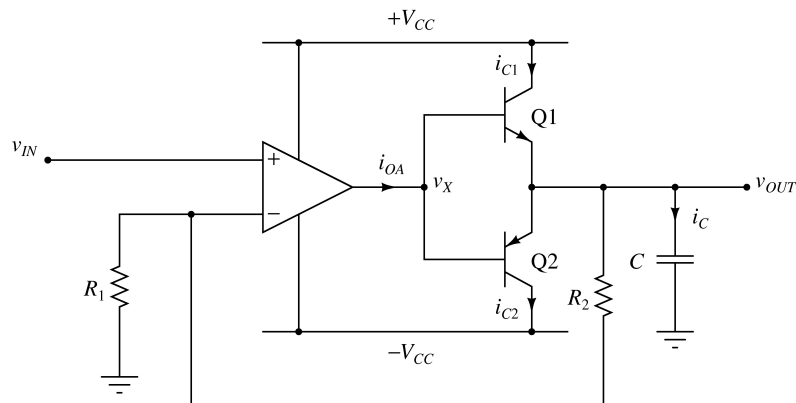


NAPOMENA:

Numerisati svaku stranu sveske u gornjem spoljašnjem uglu. Svaki zadatak početi na novoj strani. Zadaci moraju biti čitko i uredno napisani. Zaokruživanjem broja zadatka u tabeli na omotu označiti koji su zadaci rađeni, i pored toga upisati broj strane na kojoj zadatak počinje. Svako nepoštovanje ove napomene povlači oduzimanje jednog poena po zadatku!

1. Na slici je prikazan pojačavač snage kod koga je $V_{CC} = 15 \text{ V}$, $R_1 = 10 \text{ k}\Omega$, $R_2 = 90 \text{ k}\Omega$, $\beta_{F1} = 99$, $\beta_{F2} = 49$, $V_{BE1} = V_{BE2} = 0.7 \text{ V}$, $V_{CES} \approx 0$, izlazna struja operacionog pojačavača je ograničena na opseg $-5 \text{ mA} < i_{OA} < 10 \text{ mA}$, kapacitivnost kondenzatora je $C = 100 \mu\text{F}$.

- [5] Za $v_{IN} = 0.5 \text{ V} \cos(200 (\text{rad/s}) t)$ nacrtati i označiti vremenske dijagrame v_{OUT} , i_C , v_X i i_{OA} .
- [5] Za $v_{IN} = 0.5 \text{ V} \cos(200 (\text{rad/s}) t)$ nacrtati i označiti vremenske dijagrame v_{CE1} , i_{C1} , v_{EC2} , i_{C2} kao i dijagrame $i_{C1}(v_{CE1})$ i $i_{C2}(v_{EC2})$.
- [5] Za $v_{IN} = 0.5 \text{ V} \cos(200 (\text{rad/s}) t)$ odrediti srednje snage disipacije na tranzistorima, P_{D1} i P_{D2} .
- [5] Odrediti maksimalnu frekvenciju sinusoidalnog ulaznog signala amplitude 0.5 V za koju izlazni napon pojačavača neće biti izobličen.



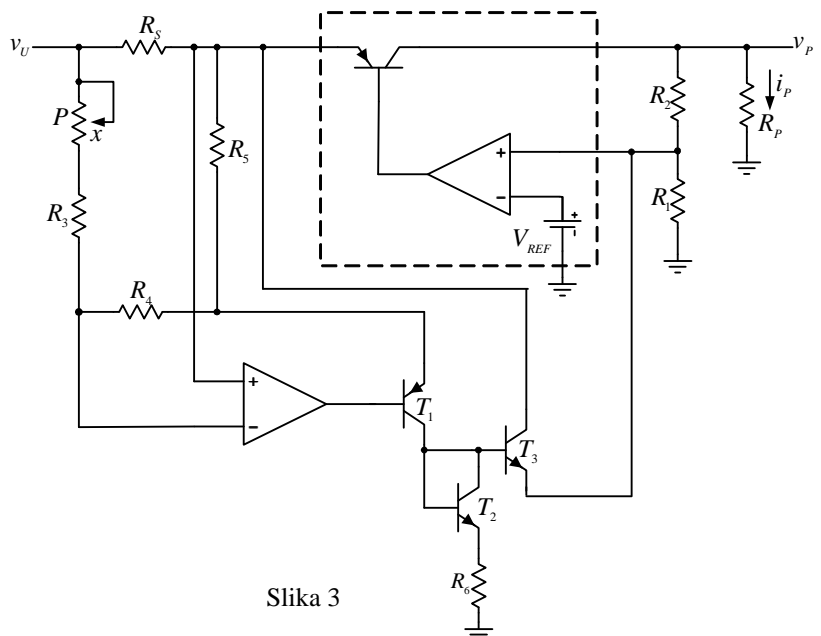
Slika 1

2. Na raspolaganju je transformator prenosnog odnosa $n:1:1$, dve diode sa $V_D = 0.7 \text{ V}$ i jedan kondenzator kapacitivnosti C . Efektivna vrednost mrežnog napona je 230 V , a frekvencija 50 Hz .

- [1] Nacrtati šemu dvostranog ispravljača sa prostim kapacitivnim filtrom koji koristi navedene komponente. Primenom aproksimacije malog ugla provođenja:
- [5] Odrediti n i C tako da pri izlaznoj struji od $10 \mu\text{A}$ jednosmerna komponenta izlaznog napona bude 15 V , a da pri izlaznoj struji od 0.5 A jednosmerna komponenta izlaznog napona bude 14 V .
- [4] Nacrtati vremenski dijagram izlaznog napona i ulazne struje pri struji potrošača od 0.2 A . Odrediti amplitudu talasnosti i faktor talasnosti izlaznog napona u ovom slučaju.

3. Na slici 3 je prikazan linearni naponski regulator povezan u spoljašnje kolo koje obezbeđuje strujnu zaštitu. Poznati elementi kola su: $R_1 = 10 \text{ k}\Omega$, $R_2 = 25 \text{ k}\Omega$, $R_3 = 1 \text{ k}\Omega$, $R_4 = 620 \text{ k}\Omega$, $R_5 = 100 \text{ k}\Omega$, $R_6 = 100 \text{ k}\Omega$, $P = 150 \text{ k}\Omega$, $V_{REF} = 1.2 \text{ V}$, $v_U = 8 \text{ V}$. Za bipolarne tranzistore važi $\beta \gg 1$.

- [2] Odrediti vrednost napona na izlazu kola kada nije aktivna strujna zaštita.
- [8] Odrediti izraz za maksimalnu izlaznu struju regulatora u zavisnosti od položaja klizača potencijometra x .



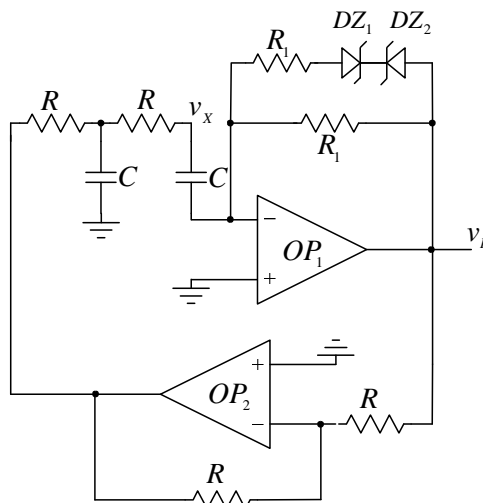
Slika 3

4. U oscilatoru sa slike 4 poznato je: $R = 100\Omega$ i $C = 100\text{ nF}$. Operacioni pojačavači su idealni i napajaju se sa $\pm V_{CC} = \pm 15\text{V}$. Zener diode su idealne sa $V_D = 0.7\text{V}$, $V_Z = 9.3\text{V}$.

a) [5] Odrediti učestanost oscilovanja kola ω_0 .

b) [5] Odrediti minimalnu vrednost otpornosti R_1 za koju se uspostavljaju oscilacije.

c) [5] Ako je $R_1 = 4R$, odrediti amplitudu neizobličenih oscilacija na na izlazu kola.

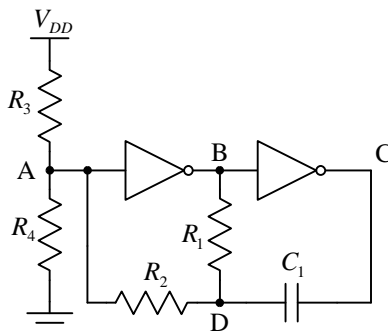


Slika 4

5. U kolu sa slike 5 upotrebljeni su idealni CMOS invertori, bez zaštitnih dioda na ulazu. Poznato je: $R_1 = R_2 = R_3 = R_4 = R = 1\text{ k}\Omega$, $C_1 = 10\text{ nF}$, i $V_{DD} = 5\text{ V}$.

a) [12] Izračunati i nacrtati vremenske dijagrame napona u tačkama A, B, C i D.

b) [3] Ukoliko se na ulaz invertora ne sme dovesti napon veći od napona napajanja i niži od potencijala nule, odrediti minimalnu dozvoljenu vrednost otpornosti R_2 .



Slika 5

6. PLL kod koga je fazni detektor realizovan primenom analognog množača sa karakteristikom $v_{M\text{ OUT}} = \frac{v_{IN1} v_{IN2}}{4\text{ V}}$, koristi VCO sa

karakteristikom $f_0 = 1\text{ MHz} + 10\text{ (kHz/V)} v_C$ i jednopolni NF filter sa $H(j\omega) = \frac{V_C}{V_{M\text{ OUT}}} = \frac{1}{1 + j(\omega/\omega_p)}$. Ulazni naponi faznog detektora su $v_{IN1} = 4\text{ V} \cos(\omega t)$ i $v_{IN2} = 4\text{ V} \cos(\omega t - \varphi)$.

a) [1] Nacrtati blok šemu ovog PLL-a.

b) [4] Odrediti prenosnu karakteristiku faznog detektora. Označiti numeričke vrednosti karakterističnih tačaka na dijagramu.

c) [5] Nacrtati vremenske dijagrame ulaznog napona PLL-a i izlaznog napona VCO-a tokom dve periode za frekvenciju ulaznog napona jednaku 1.010 MHz . Smatrati da je PLL sinhronizovan.

Ispit traje tri sata