

1. Trajanje ispita 180 minuta.
2. Ispit se radi u vežbanci.
3. Dozvoljena je upotreba kalkulatora.
4. Parametri tranzistora i diode su dati gde je potrebno. Ne moraju svi parametri biti iskorišćeni u rešenju.
5. Koristiti sledeće skraćenice za označavanje režima rada tranzistora: *ZAK* – zakočenje, *DAR* – direktan aktivni režim, *ZAS* – direktno zasićenje, *IAR* – inverzni aktivni režim, *IZAS* – inverzno zasićenje.

Zadatak 1 (a - 4, b - 3, c- 4, d - 4 poena)

a) Označene brojeve zadate u komplementu maksimalne vrednosti prebaciti u odgovarajući broj u oktalnom brojnem sistemu: 74.3_{10} , $324.A5_{16}$, 11010110.1101_2 .

b) Izvršiti sledeće operacije nad označenim brojevima zadatim u komplementu maksimalne vrednosti. Međurezultate i rezultate predstaviti sa 4 bita. Označiti sve bite prenosa i naznačiti da li je došlo do prekoračenja.

$$1101 + 110, 1001 - 1100, 101 + 011$$

c) Izvršiti množenje dva označena binarna broja zadata u komplementu osnove.

$$1100 * 1011, 0111 * 1110$$

d) Izvršiti operaciju deljenja dva celobrojna podatka zadata u odgovarajućem brojnem sistemu. Odrediti celobrojni deo i ostatak deljenja.

$$21012_3 / 21_3, 4321_5 / 21_5$$

Zadatak 2 (a - 5, b - 5, c- 10 poena)

Za logičko kolo sa slike 2:

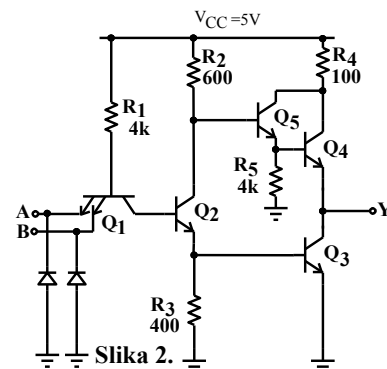
a) Proceniti režime rada svih tranzistora u kolu za sve kombinacije logičkih nivoa na ulazu kola. Rezultate prikazati tabelarno

b) Odrediti vrednosti napona logičke nule i jedinice, V_{OL} i V_{OH} .

c) Odrediti karakteristiku prenosa logičkog kola, kao i margine šuma u slučaju višestrukih izvora smetnji. Za svaku karakterističnu tačku u proračunu navesti kojim uslovom je određena.

Poznato je:

$$V_{BE} = V_D = 0.7V, V_{\bar{Y}} = V_{\gamma D} = 0.6V, V_{BES} = 0.8V, V_{CES} = 0.2V, \beta_F = 50, \beta_R = 0.1.$$



Zadatak 3 (a - 10, b - 5, c- 5 poena)

a) Projektovati jednostepeno statičko CMOS logičko kolo koje realizuje funkciju $Y = \overline{AB(C + D(A + B))}$. Odrediti odnose širina svih tranzistora tako da kritična kašnjenja uzlazne i silazne ivice budu izjednačena i odgovaraju kašnjenjima referentnog invertora kod koga je $W_P : W_N = 2 : 1$.

b) Realizovati funkciju $Z = \overline{Y}$ kao višestepeno dinamičko kolo projektovano u domino logici. Dozvoljena je upotreba samo dvoulaznih logičkih kola. Težiti da realizacija bude minimalne kompleksnosti.

c) Realizovati funkciju $Z = \overline{Y}$ u vidu jednostepenog pseudo NMOS kola.

Zadatak 4 (a - 10, b – 5 poena, c – 5 poena, d – 5 poena)

- a) Projektovati kombinacionu mrežu kojom se cifra zadata u Gray-ovom BCD kodu prevodi u cifru u kodu više 3. Težiti da mreža bude minimalne kompleksnosti. Smatrati da se na ulatu ne mogu pojaviti vrednosti koje ne predstavljaju cifru u Gray-ovom BCD kodu.
- b) Uraditi tačku pod a) ako se na ulazu mogu pojaviti i vrednosti koje ne predstavljaju cifru u Gray-ovom BCD kodu i u tom slučaju na izlazu generisati sve nule.
- c) Za realizaciju pod b) označiti sve prelaze pri kojima može doći do pojave lažne nule.
- d) Modifikovati realizaciju pod b) tako da se ukloni mogućnost pojave lažne nule.

Zadatak 5 (20 poena)

Ako su A i B neoznačeni dvobitni i C neoznačeni trobitni binarni broj projektovati kombinacionu mrežu koja na izlazu generiše neoznačeni 4 bitni binarni broj Y, tako da važi:

$$Y = 3A + 4B, C > (A + B)$$

$$Y = 6B - 7A, C \leq (A + B)$$

U slučaju da je rezultat negativan potrebno ga je zaokružiti na nulu dok se pri prekoračenju opsega vrši zasićenje rezultata na maksimalnu vrednost. Na raspolaganju su kola srednjeg stepena integracije i logička kola niskog stepena integracije proizvoljnog tipa. Težiti da broj upotrebljenih kola bude minimalan.