

1. Trajanje ispita 180 minuta.
2. Ispit se radi u vežbanci.
3. Dozvoljena je upotreba kalkulatora.
4. Parametri tranzistora i diode su dati gde je potrebno. Ne moraju svi parametri biti iskorišćeni u rešenju.
5. Koristiti sledeće skraćenice za označavanje režima rada tranzistora: *ZAK* – zakočenje, *DAR* – direktan aktivni režim, *ZAS* – direktno zasićenje, *IAR* – inverzni aktivni režim, *IZAS* – inverzno zasićenje. Za diodu koristiti: *ON* – provodi, *OFF* – zakočena.

Zadatak 1 (a - 3, b - 3, c - 3, d - 3, e - 4, f - 4 poena)

- a) Odrediti oktalne predstave brojeva $F00D_{16}$, 2332_4 , 321_5 .
- b) Data je jednačina $2x^2 - 32x + 74 = 0$ i jedno njeno rešenje $x = 3$. U kom brojnom sistemu je zadata jednačina i rešenje? Odrediti drugo rešenje.
- c) Izvršiti sledeće operacije nad označenim brojevima zadatim u komplementu osnove. Međurezultate i rezultate predstaviti sa 5 bita. Označiti sve bite prenosa i naznačiti da li je došlo do prekoračenja.

$$110 + 010, 11010 + 10000, 0110 - 10101$$

- d) Izvršiti sabiranje dva neoznačena 8 bitna BCD broja.

$$00100100 + 01110011, 00110101 + 01101000$$

- e) Izvršiti množenje dva binarna broja data u komplementu osnove.

$$01101 * 10110, 11011 * 01001$$

- f) Izvršiti operaciju deljenja dva celobrojna podatka zadata u odgovarajućem brojnom sistemu. Odrediti celobrojni deo i ostatak deljenja.

$$12001_3 / 21_3, 3120_5 / 12_5$$

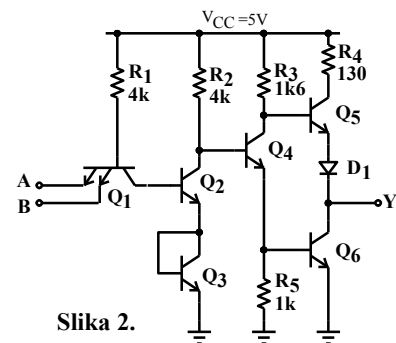
Zadatak 2 (a - 5, b - 5, c - 10 poena)

Za logičko kolo sa slike 2:

- a) Proceniti režime rada svih tranzistora u kolu za sve kombinacije logičkih nivoa na ulazu kola. Rezultate prikazati tabelarno
- b) Odrediti vrednosti napona logičke nule i jedinice, V_{OL} i V_{OH} .
- c) Odrediti karakteristiku prenosa logičkog kola, kao i margine šuma u slučaju višestrukih izvora smetnji. Za svaku karakterističnu tačku u proračunu navesti kojim uslovom je određena.

Poznato je:

$$V_{BE} = V_D = 0.65V, V_{BES} = 0.7V, V_{CES} = 0.1V, V_{\bar{v}} = V_{\gamma D} = 0.55V, \beta_F = 50, \beta_R = 0.2.$$



Slika 2.

Zadatak 3 (a - 10, b - 5, c - 5 poena)

- a) Projektovati jednostepeno statičko CMOS logičko kolo koje realizuje funkciju $\bar{Y} = (A+B)(C+AB)$. Odrediti odnose širina svih tranzistora tako da kritična kašnjenja uzlazne i silazne ivice budu izjednačena i odgovaraju kašnjenjima referentnog invertora kod koga je $W_p : W_n = 2 : 1$.
- b) Realizovati funkciju $Z = \bar{Y}$ pomoću transmisionih gejtova. Na ulazima se mogu pojaviti komplementarne vrednosti ulaznih signala.
- c) Realizovati funkciju $Z = \bar{Y}$ kao višestepeno dinamičko kolo projektovano u domino logici. Dozvoljena je upotreba samo dvoulaznih logičkih kola. Težiti da realizacija bude minimalne kompleksnosti.

Zadatak 4 (20 poena)

Izračunati i nacrtati karakteristiku prenosa pseudo NMOS invertora. Izračunati i definisati karakteristične tačke sa karakteristike prenosa. Odrediti margine šuma za jednostruke i višestruke izvore šuma. Poznato je: $W_n=400nm$, $W_p=800nm$, $L=200nm$, $\mu_n C_{ox}=270\mu A/V^2$, $\mu_p C_{ox}=70\mu A/V^2$, $C_{ox}=1\mu F/cm^2$, $V_{Tn}=0.5V$, $V_{Tp}=-0.5V$, $E_c L_n=1.2V$, $E_c L_p=4.8V$, $V_{DD}=1.8V$, $V_{SAT}=8 \times 10^6$ cm/s.

Zadatak 5 (20 poena)

Ako su A i B neoznačeni dvobitni i C neoznačeni trobitni binarni broj projektovati kombinacionu mrežu koja na izlazu generiše binarni broj Y, tako da važi:

$$Y = 2A + B, C > (A + B)$$

$$Y = A + 2B, C < (A + B)$$

$$Y = (A \cdot B) / 2, C = (A + B)$$

Na raspolaganju su kola srednjeg stepena integracije i dvoulazna logička kola proizvoljnog tipa. Težiti da broj upotrebljenih kola bude minimalan.