

Zadatak 1 (a-4, b-4, c-4, d-4, e-4 poena)

- a) U kom brojnom sistemu važi jednakost $\sqrt{24} = 10 - 2$?
 b) Prikazati postupak množenje označenih brojeva datih u drugom komplementu na primeru 1000×1001 .
 c) Ukoliko su brojevi $A=10011$ i $B=01011$ dati u kodu znak i apsolutna vrednost, izračunati $A+B$ u kodu znak i apsolutna vrednost ako je na raspolaganju proizvoljan broj cifara.
 d) Prikazati postupak sabiranja dva neoznačena 10-bitna broja data u BCD kodu:

$$10\ 0011\ 0110 + 01\ 0011\ 1000$$

Rezultat operacije predstaviti u Gray-ovom BCD kodu.

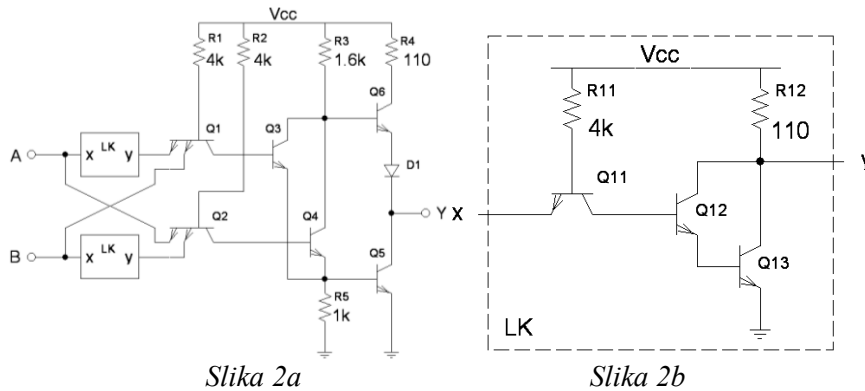
- e) Prikazati postupke operacija nad binarnim brojevima datim u komplementu do maksimalne vrednosti. Za predstavljanje rezultata operacija na raspolaganju je 4 bita. Odrediti da li dolazi do prekoračenja (*overflow*) prilikom izvršavanja operacije. U slučaju prekoračenja naznačiti $OF=1$.

$$0101+100, 1-1001.$$

Zadatak 2 (a-7, b-8, c-5 poena)

- a) Za kolo sa slike 2a, odrediti logičku funkciju kola i režime rada svih tranzistora za sve vrednosti logičkih nivoa na ulazu kola ako blok LK predstavlja kolo sa slike 2b. Za svaki tranzistor naznačiti pretpostavljeni režim rada (DAR, ZAS, IAR, IZAS, GdR, PROV, ZAK).
 b) Kolo iz tačke a) opterećeno je ukupnom kapacitivnošću od $C_p=1\text{pF}$ na izlazu. Odrediti vremena kašnjenja opadajuće i rastuće ivice signala na izlazu kola, t_{pHL} i t_{pLH} .
 c) Bez dodavanja dodatnih komponenata modifikovati kolo sa slike 2a, tako da logička funkcija modifikovanog kola $Y_1 = Y_1(A, B)$ bude $Y_1 = A + B$.

Poznato je: $V_{BE}=V_D=0.7\text{V}$, $V_\gamma=V_{\gamma D}=0.6\text{V}$, $V_{CES}=0.2\text{V}$, $V_{BES}=0.8\text{V}$, $\beta_F=50$, $\beta_R=0.2$, $V_{CC}=5\text{V}$.



Zadatak 3 (a-5, b-5, c-5, d-5 poena)

- a) Nacrtati jednostepeno statičko CMOS logičko kolo koje realizuje logičku funkciju $Y = f(A, B, C, D)$, ako je $Y=1$ ako i samo ako neoznačeni binarni broj $ABCD$ u zapisu sa osnovom 3 sadrži cifru 1. Na ulazu logičkog kola su dostupne i negacije ulaznih promenljivih. Težiti da realizacija sadrži minimalan broj tranzistora.
 b) Odrediti odnose širina svih tranzistora u realizaciji iz tačke a) tako da kritična kašnjenja uzlazne i silazne ivice budu izjednačena i odgovaraju kašnjenjima referentnog invertora kod koga je $W_p : W_n = 2 : 1$.
 c) Nacrtati šemu dinamičkog CMOS logičkog kola u domino logici koje realizuje logičku funkciju iz tačke a). Na raspolaganju su dvoulazna I i ILI dinamička CMOS logička kola i statički invertori. Na ulazu logičkih kola su dostupne i negacije ulaznih promenljivih. Težiti da realizacija sadrži minimalan broj tranzistora.
 d) Realizovati funkciju iz tačke a) korišćenjem samo multipleksera 4×1 .
 Težiti da broj upotrebljenih komponenti bude minimalan.

Zadatak 4 (a-2, b-7, c-7, d-4 poena)

- Nacrtati dvoulazno NILI kolo u pseudo NMOS tehnologiji.
- Izračunati i nacrtati karakteristiku prenosa kola iz tačke a).
- Izračunati i definisati karakteristične tačke sa karakteristike prenosa.
- Odrediti margine šuma za jednostruke i višestruke izvore šuma.

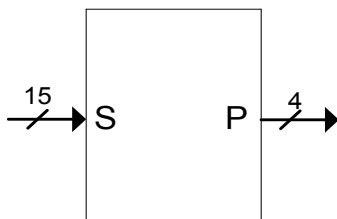
Poznato je: $W_n=400nm$, $W_p=800nm$, $L=200nm$, $\mu_n C_{ox}=270\mu A/V^2$, $\mu_p C_{ox}=70\mu A/V^2$, $C_{ox}=1\mu F/cm^2$, $V_{Tn}=0.5V$, $V_{Tp}=-0.5V$, $E_c L_n=1.2V$, $E_c L_p=4.8V$, $V_{DD}=1.8V$, $V_{SAT}=8 \times 10^6$ cm/s.

Zadatak 5 (a-5, b-5, c-5, d-5 poena)

- Projektovati kombinacionu mrežu koja za 4-bitni neoznačen binarni broj U generiše 3-bitni neoznačen binarni broj P kodovan Grejovim kodom koji predstavlja broj prostih brojeva manjih ili jednakih od U . Na raspolaganju su I, ILI i NE logička kola.
- Projektovati mrežu iz tačke a) ukoliko su na raspolaganju NILI logička kola.
- Odrediti pri kojim prelazima ulaznih signala se javljaju statički hazardi u realizaciji kola iz tačke a). Ilustrovati vremenskim dijagramima jedan slučaj pojave hazarda.
- Modifikovati kombinacionu mrežu iz tačke a) tako da se eliminiše pojava statičkih hazarda.

DODATNI**Zadatak 6 (20 poena)**

Projektovati kolo koje za ulaznu 15-bitnu binarnu sekvencu S sračunava 4-bitni neoznačen binarni broj P koji predstavlja broj bita sekvence koji se nalaze između prvog i poslednje pojavljivanja bita „1“ u sekvenci (uključujući i njih). Na raspolaganju su proizvoljna kola niskog i srednjeg stepena integracije. (Primer: $S=001110101000000 \Rightarrow P=0110$, jer deo sekvence između prvog i poslednjeg bita „1“ ima dužinu 6).



Slika 6