

ОБАВЕШТЕЊЕ ЗА ЛАБ. ВЕЖБЕ

ИЗ ОСНОВА ДИГИТАЛНЕ ЕЛЕКТРОНИКЕ (за ОФ, ОС и ОТ)

Друга лаб. вежба из ОДЕ почиње **31.05.2016. у 14:00h** и ради се:

2. Пројектовање хардвера на програмабилним компонентама
коришћењем *VHDL* језика

НАПОМЕНА: Вежба се ради 4 сата.

а) Распоред студената по **групама** и распоред група по **терминима** приложени су на крају обавештења.

б) Дозвољена је међусобна замена термина (у случају преклапања са другим обавезама у настави и сл.). За надокнаду пропуштене вежбе могу да се користе празна места у групи Г8. Додатних термина за надокнаде **неће бити**, без обзира на разлог.

в) Лаб. вежбе се раде у **Лабораторији за електронику** (Лаб. блок, соба 18).

г) Лаб. вежбе се раде по упутству за **лабораторијске вежбе из Основа дигиталне електронике** на <http://elektronika.etf.rs>, линк **Laboratorija**.

д) Упутство за коришћење програмског пакета *Quartus II* налази се на <http://elektronika.etf.rs>, линк **Laboratorija**.

ђ) **Правила** за рад у лабораторији наведена су у општем **Обавештењу за лаб. вежбе** на <http://elektronika.etf.rs>, линк **Laboratorija**.

24.05.2016.

Катедра за електронику