

Predmet: OSNOVI DIGITALNE ELEKTRONIKE

OCENA _____

Kolokvijum: 16.04.2011.

Odgovorni nastavnik i asistenti: Dragan Vasiljević, Goran Savić i Lazar Karbunar

DEŽURNI:

KANDIDAT:

Sala _____
Vreme početka _____
Vreme završetka _____
Potpis _____

Ime _____
Prezime _____
Broj indeksa _____
Potpis _____

USLOVI KOLOKVIJUMA

1. Trajanje kolokvijuma 90 minuta.
2. Kolokvijum se polaže na formularu.
3. Dozvoljeni su kalkulator i hemijska olovka.
4. Ocenjuju se rad kandidata i razumevanje gradiva.
5. Traži se koncizan, jasan, čitak odgovor napisan u predviđenom prostoru (linija, boks, crtež).

OCENJIVANJE

R.Br.	1	2	3	Total
Max	6	12	12	30
Dobijeno				

1. a)[2] Neoznačeni binarni broj 11101110 predstaviti u Grejovom kodu (postupak!!).
- b)[2] Broj 10000101 predstavljen u Grejovom kodu konvertovati u binarni kod (postupak!!).
- c)[1] Broj 529821_{10} predstaviti u heksadecimalnom i oktalnom brojnom sistemu. Konverziju vršiti direktno, prikazati svaki korak.
- d)[1] Izvršiti sledeće aritmetičke operacije i odrediti prenos u svim razredima u svakom navedenom slučaju:

$$\begin{array}{r} 345ADE823A_{16} \\ -12FFECD453_{16} \\ \hline \text{rezultat} \end{array}$$

$$\begin{array}{r} 3277123400_8 \\ +7723452311_8 \\ \hline \text{rezultat} \end{array}$$

Rešenje:

a) Konverzija neoznačenog binarnog broja 11001001 u Grejov kod se može izvršiti tako što će se operacija „ekskluzivno ili“ izvršiti bit po bit nad datim brojem i binarnim brojem dobijenim pomeranjem za jedno mesto udesno (pri čemu je bit najviše težine 0). Kao rezultat se dobija:

$$11001001_{BIN} \rightarrow 10011001_{GRAY}$$

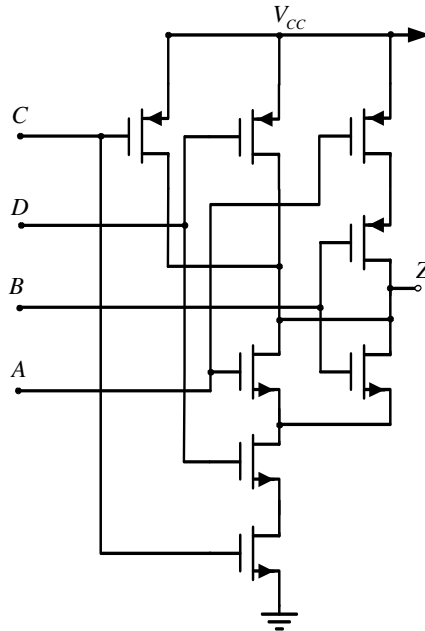
b) Konverzija n – to bitnog broja $g_{n-1}g_{n-2}...g_0$ iz Grejovog u binarni kod $(b_{n-1}b_{n-2}...b_0)$ se vrši po rekurentnoj formuli $b_i = g_i \oplus b_{i+1}$, za $i = 0, 1, ..., n-1$, pri čemu je $b_n = 0$.

Kao rezultat se dobija:

$$01011100_{GRAY} \rightarrow 11111001_{BIN}$$

$$\begin{array}{rcl} \text{c) } 529821_{10} = 8159D_{16}, 529821_{10} = 2012635_8 & \text{d) } & \begin{array}{r} 345ADE823A_{16} \quad 3277123400_8 \\ -12FFECD453_{16} \quad + 7723452311_8 \\ \hline 215AF1ADE7_{16} \quad 1|3222575711_8 \end{array} \end{array}$$

2. [12] a) Odrediti logičku funkciju kola sa slike $Z = f(A, B, C, D)$

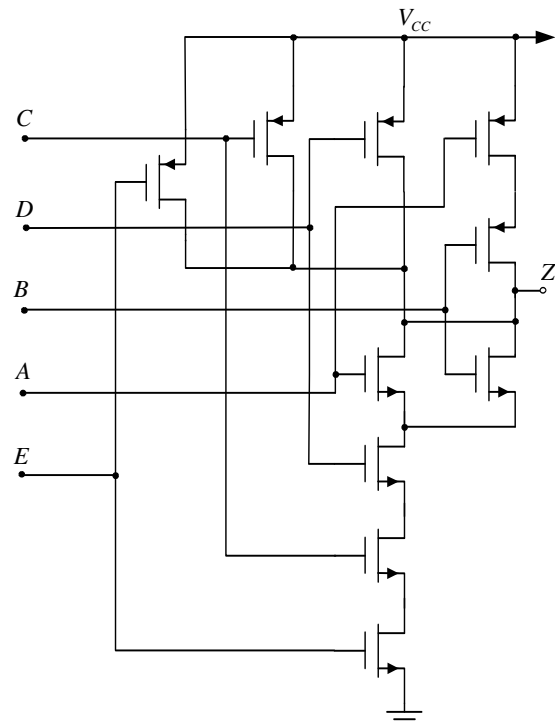


b) Uz pomoć jednog NMOS i jednog PMOS tranzistora modifikovati kolo sa slike tako da obavlja funkciju $Z_1 = Z + \bar{E}$, gde je E signal koji se dovodi zajedno sa signalima A, B, C, D a Z je funkcija kola iz tačke a)

Rešenje:

a) Zadatak se može uraditi na dva načina. Prvi način podrazumeva analizu provodnosti svih tranzistora za sve moguće kombinacije vektora A, B, C, D i određivanja izlaza Z u svakom slučaju. Na kraju se može formirati karnoova karta i odrediti Bulov izraz za Z . Drugi način podrazumeva uočavanje NI strukture koju realizuju parovi tranzistora upravljanijh signalima C, D , dok tranzistori upravljani signalima A, B obrazuju NILI strukturu,

te je funkcija kola $Z = \overline{(A + B) \cdot C \cdot D}$.

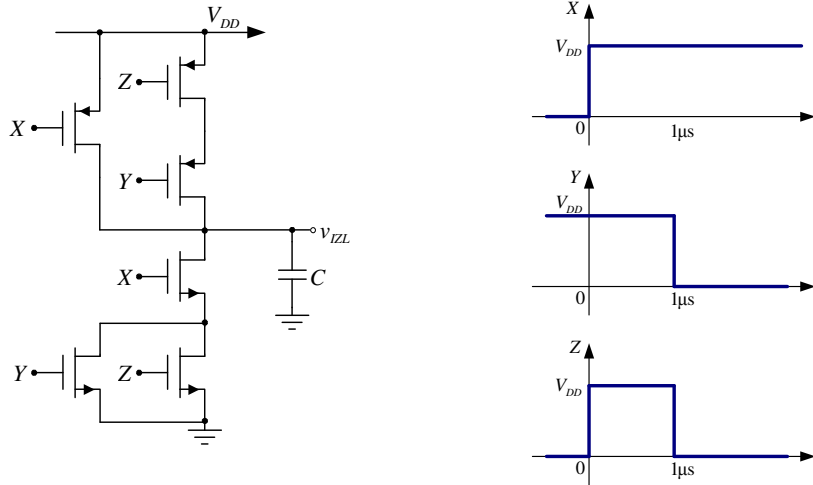


b)

$$Z_1 = Z + \bar{E} = \overline{(A + B) \cdot C \cdot D} + \bar{E} = \overline{(A + B) \cdot C \cdot D \cdot E},$$

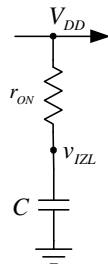
te je NMOS tranzistor potrebno dodati na red sa NMOS tranzistorima u donjem delu šeme, a PMOS tranzistor dodati paralelno sa PMOS tranzistorima u donjem delu šeme.

3. [12] Na izlaz trouglaste CMOS logičke strukture je povezan kondenzator kapacitivnosti $C = 100\text{pF}$, kao što je to prikazano na slici. Na ulaze X, Y i Z se dovode signali čiji su vremenski oblici takođe prikazani na slici. Svaki od MOS tranzistora u prikazanoj strukturi ima otpornost između drejna i sorsa $r_{OFF} \rightarrow \infty$ u neprovodnom režimu, dok je ta otpornost u provodnom režimu $r_{ON} = 50\Omega$. Logička struktura se napaja sa $V_{DD} = 5\text{V}$. Izračunati i nacrtati vremenski oblik napona v_{IZL} . Smatrati da su svi ulazni signali bili u stacionarnom stanju dovoljno dugo pre trenutka $t = 0$.



Rešenje:

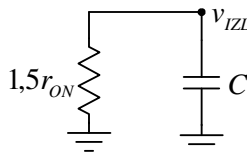
U stacionarnom stanju za $t < 0$ kolo se može predstaviti sledećom ekvivalentnom šemom:



Pošto u stacionarnom stanju struja ne protiče kroz kondenzator, napon na izlazu je konstantan i iznosi:

$$v_{IZL}(t) = V_{DD}, t < 0.$$

U trenutku $t = 0^+$, nakon što ulazni signali X i Z promene vrednosti napona, ekvivalentna šema kola postaje:



Nakon toga se kondenzator prazni sa vremenskom konstantom pražnjenja:

$$\tau_1 = C \cdot 1,5r_{ON} = 7,5\text{ns}.$$

Napon na izlazu se menja u skladu sa sledećom jednačinom:

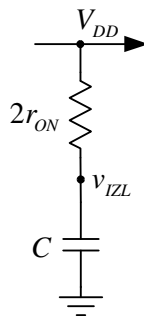
$$v_{IZL}(t) = v_{IZL}(\infty) - [v_{IZL}(\infty) - v_{IZL}(0^+)] \cdot e^{-\frac{t}{\tau_1}}$$

$$v_{IZL}(\infty) = 0; \quad v_{IZL}(0^+) = v_{IZL}(0^-) = V_{DD}$$

$$v_{IZL}(t) = V_{DD} \cdot e^{-\frac{t}{7,5ns}} = 5V \cdot e^{-1,333 \cdot 10^8 t}; \quad 0 < t < 1\mu s;$$

Zbog toga što je $\tau_1 \ll 1\mu s$, signal na izlazu logičkog kola će praktično dostići novu stacionarnu vrednost (0V) pre naredne promene signala na ulazu (koja će se desiti u trenutku $t = 1\mu s$).

Nakon promene nivoa ulaznih signala Y i Z u trenutku $t = 1\mu s$, ekvivalentna šema kola postaje:



Nakon toga se kondenzator puni sa vremenskom konstantom punjenja:

$$\tau_2 = C \cdot 2r_{ON} = 10ns.$$

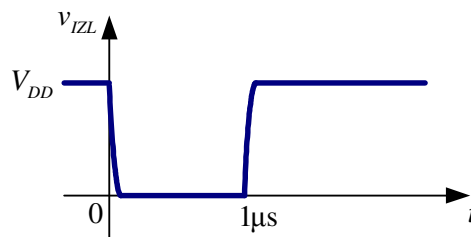
Napon na izlazu se menja u skladu sa sledećom jednačinom:

$$v_{IZL}(t) = v_{IZL}(\infty) - [v_{IZL}(\infty) - v_{IZL}(t_0)] \cdot e^{-\frac{t-t_0}{\tau_2}}; \quad t_0 = 1\mu s;$$

$$v_{IZL}(\infty) = V_{DD}; \quad v_{IZL}(t_0^-) = v_{IZL}(t_0^+) = 0;$$

$$v_{IZL}(t) = V_{DD} - [V_{DD} - 0] \cdot e^{-\frac{t-t_0}{10ns}} = V_{DD}(1 - e^{-10^8 \cdot (t-t_0)}); \quad t > 1\mu s.$$

Vremenski oblik izlaznog napona je prikazan na sledećoj slici:



(NAPOMENA: silazna i uzlazna ivica signala v_{IZL} su eksponencijalnog karaktera, opisane gornjim jednačinama, iako se to na dijagramu manje jasno vidi).