

Predmet: OSNOVI DIGITALNE ELEKTRONIKE

POENI \_\_\_\_\_

Kolokvijum: 10.05.2015.

Odgovorni nastavnik i asistenti: Dragan Vasiljević, Goran Savić i Lazar Karbunar

DEŽURNI:

KANDIDAT:

Sala \_\_\_\_\_  
Vreme početka \_\_\_\_\_  
Vreme završetka \_\_\_\_\_  
Potpis \_\_\_\_\_

Ime \_\_\_\_\_  
Prezime \_\_\_\_\_  
Broj indeksa \_\_\_\_\_  
Potpis \_\_\_\_\_

### USLOVI KOLOKVIJUMA

1. Trajanje kolokvijuma 120 minuta.
2. Kolokvijum se polaže na formularu.
3. Ocenjuju se rad kandidata i razumevanje gradiva.
4. Traži se koncizan, jasan, čitak odgovor napisan u predviđenom prostoru (linija, boks, crtež).

### OCENJIVANJE

R.Br.	1	2	3	Total
Max	6	12	12	30
Dobijeno				

- a) [2]** Neoznačeni binarni broj 111010011 predstaviti u Grejovom kodu (postupak!!).
- b) [2]** Broj 10001011 predstavljen u Grejovom kodu konvertovati u binarni kod (postupak!!).
- c) [1]** Broj  $316482_{10}$  predstaviti u heksadecimalnom i oktalnom brojnom sistemu. Konverziju vršiti direktno, prikazati svaki korak.
- d) [1]** Izvršiti sledeće aritmetičke operacije i odrediti prenos u svim razredima u svakom navedenom slučaju:

$$\begin{array}{r} \text{ABE34528A2}_{16} \\ -56\text{ADFEBCDF}_{16} \\ \hline \text{rezultat} \end{array}$$

$$\begin{array}{r} 7467711456_8 \\ + 2255776412_8 \\ \hline \text{rezultat} \end{array}$$

### Rešenje:

**a)** Konverzija neoznačenog binarnog broja 111010011 u Grejov kod se može izvršiti tako što će se operacija „ekskluzivno ili“ izvršiti bit po bit nad datim brojem i binarnim brojem dobijenim pomeranjem za jedno mesto udesno (pri čemu je bit najviše težine 0). Kao rezultat se dobija:

$$111010011_{BIN} \rightarrow 100111010_{GRAY}$$

**b)** Konverzija  $n$  – to bitnog broja  $g_{n-1}g_{n-2}...g_0$  iz Grejovog u binarni kod  $(b_{n-1}b_{n-2}...b_0)$  se vrši po rekurentnoj formuli  $b_i = g_i \oplus b_{i+1}$ , za  $i = 0, 1, ..., n-1$ , pri čemu je  $b_n = 0$ .

Kao rezultat se dobija:

$$10001011_{GRAY} \rightarrow 11110010_{BIN}$$

$$\begin{array}{lcl} \text{c) } 316482_{10} = 4\text{D442}_{16}, 316482_{10} = 1152102_8 & \text{d) } \begin{array}{r} \text{ABE34528A2}_{16} \\ -56\text{ADFEBCDF}_{16} \\ \hline 5535466\text{BC3}_{16} \end{array} & \begin{array}{r} 7467711456_8 \\ + 2255776412_8 \\ \hline \underline{1}1745710070_8 \end{array} \end{array}$$

**2. a) [3]** Realizovati dvoulazno CMOS logičko kolo sa ulazima A i B i izlazom Y gde je  $Y=1$  za  $A=0$  i  $B=1$ , inače je  $Y=0$ .

**b) [3]** Realizovati dvoulazno CMOS logičko kolo sa ulazima A i B i izlazom Y gde je  $Y=0$  za  $A=1$  i  $B=0$ , inače je  $Y=1$ .

**c) [3]** Ukoliko se kolo iz tačke a) optereti na izlazu kondenzatorom kapacitivnosti C, odrediti u kom slučaju će se kondenzator najbrže isprazniti ako je prethodno bio napunjen na vrednost napona napajanja logičkog kola  $V_{DD}$ . Poznato je da su otpornosti NMOS i PMOS tranzistora iste u provodnom stanju i iznose  $R_{ds}$ , u neprovodnom stanju su otpornosti beskonačne. Izračunati vreme pražnjenja kondenzatora, ako se pod ispražnjenim kondenzatorom smatra slučaj kada je napon na njemu 10%  $V_{DD}$ .

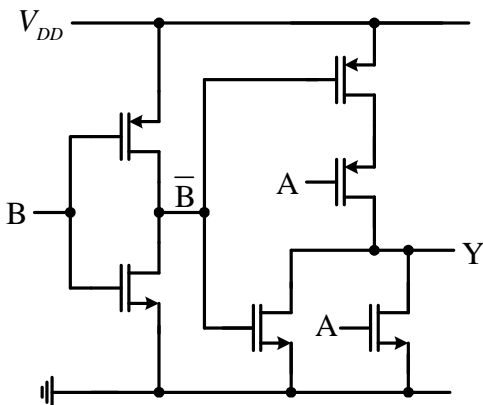
**d) [3]** Ukoliko se kolo iz tačke b) optereti na izlazu kondenzatorom kapacitivnosti C odrediti u kom slučaju će se kondenzator najbrže napuniti ako je prethodno bio potpuno ispražnjen  $V_c=0V$ . Poznato je da su otpornosti NMOS i PMOS tranzistora iste u provodnom stanju i iznose  $R_{ds}$ , u neprovodnom stanju su otpornosti beskonačne. Izračunati vreme punjenja kondenzatora, ako se pod napunjenim kondenzatorom smatra slučaj kada je napon na njemu 90%  $V_{DD}$ .

### Rešenje:

**a)** Funkcija koju treba realizovati je

$$Y = \overline{A} \cdot B = \overline{\overline{A} \cdot B} = \overline{A + \overline{B}}$$

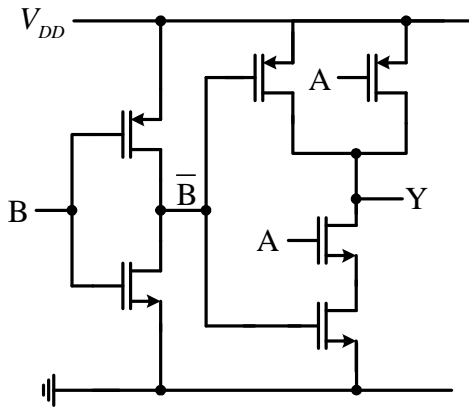
što predstavlja klasično NILI kolo kod kojeg je signal B invertovan pa se ispred jednog ulaza mora postaviti invertorsko kolo. Rešenje je prikazano na slici



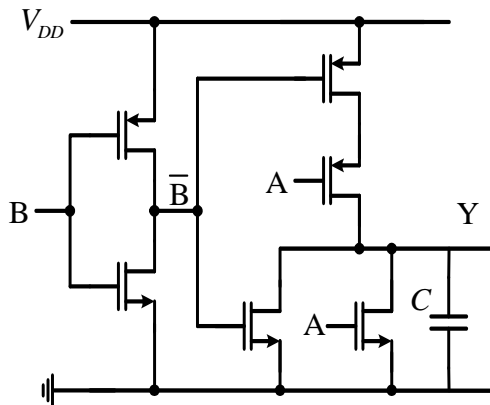
**b)** Funkcija koju treba realizovati je

$$Y = \overline{A} + B = \overline{\overline{\overline{A} + B}} = \overline{A \cdot \overline{B}}$$

što predstavlja klasično NI kolo kod kojeg je signal B invertovan pa se ispred jednog ulaza mora postaviti invertorsko kolo. Rešenje je prikazano na slici



c) Šema kola u ovom slučaju izgleda



Kondenzator se najbže prazni kada se uključe oba donja NMOS tranzistora koji su vezani paralelno sa njim. To se dešava u slučajevima kada je  $A=1$  i  $B=0$ . Tada je vremenska konstanta pražnjenja najmanja i iznosi  $\tau = C \frac{R_{ds}}{2}$

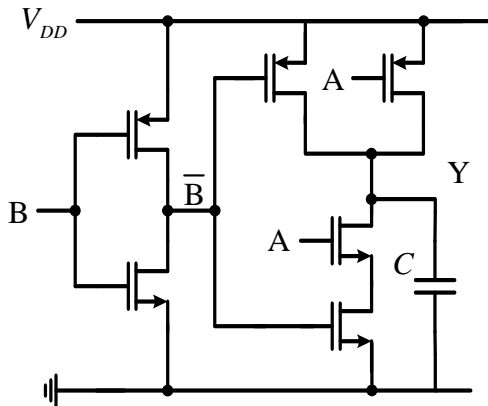
Napon na kondenzatoru opisan je relacijom

$$u_C(t) = u_C(\infty) + (u_C(0) - u_C(\infty))e^{-\frac{t}{2CR_{ds}}}$$

$u_C(0) = V_{dd}$ ,  $u_C(\infty) = 0$ , pa je  $u_C(t) = V_{dd} \cdot e^{-\frac{t}{2CR_{ds}}}$ . Vreme pražnjenja kondenzatora je dato kao

$$Td = \frac{CR_{ds}}{2} \ln 10$$

d) Šema kola u ovom slučaju izgleda



Kondenzator se najbže puni kada se uključe oba gornja PMOS tranzistora koji su vezani redno sa njim. To se dešava u slučajevima kada je  $A=0$  i  $B=1$ . Tada je vremenska konstanta punjenja najmanja i iznosi  $\tau = C \frac{R_{ds}}{2}$

Napon na kondenzatoru opisan je relacijom

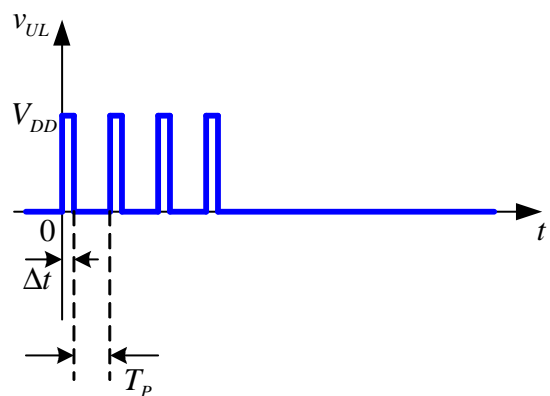
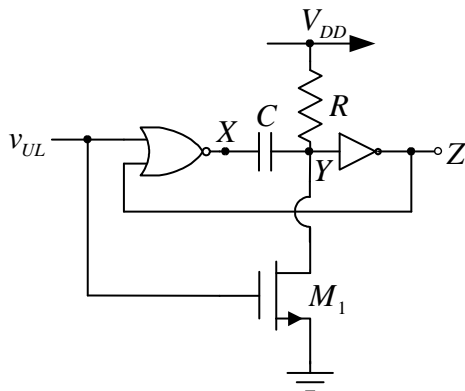
$$u_c(t) = u_c(\infty) + (u_c(0) - u_c(\infty))e^{-\frac{t}{CR_{ds}}}$$

$u_c(0) = 0$ ,  $u_c(\infty) = V_{dd}$ , pa je  $u_c(t) = V_{dd} \cdot (1 - e^{-\frac{t}{CR_{ds}}})$ . Vreme punjenja kondenzatora je dato kao

$$Td = \frac{CR_{ds}}{2} \ln 10$$

3. [12] U kolu sa slike logička kola pripadaju CMOS familiji, napajaju se sa  $V_{DD} = 5V$ , imaju idealnu prenosnu karakteristiku sa naponom praga  $V_T = V_{DD}/2$ , beskonačnu ulaznu i nultu izlaznu otpornost. Na ulazima logičkih kola ne postoje zaštitne diode. Poznate su i vrednosti elemenata  $R = 100k\Omega$  i  $C = 10nF$ . NMOS tranzistor  $M_1$  se može ekvivalentirati otpornošću između drejna i sorsa  $r_{ds\_off} \rightarrow \infty$  kada je isključen, a kada je uključen može se ekvivalentirati otpornošću između drejna i sorsa  $r_{ds\_on} \rightarrow 0$ .

Ukoliko se na ulaz kola dovede povorka od 4 kratkotrajna naponska impulsa sa uzlaznom ivicom prvog impulsa u trenutku  $t = 0$ , kao što je to prikazano na slici, odrediti i nacrtati vremenske oblike napona u tačkama X, Y i Z. Poznato je da je trajanje svakog od impulsa  $\Delta t \ll RC$ , dok za svaka dva susedna impulsa važi da je vremenski razmak silazne ivice prethodnog i uzlazne ivice narednog impulsa  $T_p = 0,5RC$ . Pre pojave prvog pobudnog impulsa kolo je bilo dovoljno dugo vremena u stacionarnom stanju.



### Rešenje:

Za  $t < 0$  u kolu je uspostavljeno stacionarno stanje. To znači da je struja kroz kondenzator jednaka nuli, a s obzirom da je ulazna otpornost invertora beskonačna, može se zaključiti da tada ne postoji ni struja kroz otpornik R, što znači da je  $v_Y = V_{DD}$ . Na osnovu ovoga sledi da je  $v_Z = 0$  i kako je za  $t < 0$   $v_{UL} = 0$ , sledi da je  $v_X = V_{DD}$ .

Kolo se nalazi u opisanom stanju sve dok se na ulazu ne pojavi pobudni impuls u trenutku  $t = 0$ . Tada se vrednost napona na izlazu NILI kola promeni na  $v_X = 0$ , i s obzirom da se tranzistor  $M_1$  tada uključuje, i vrednost napona u tački Y se promeni na  $v_Y = 0$ . To ima za posledicu skok napona na izlazu invertora na  $v_Z = V_{DD}$ . Dakle u trenutku  $t = 0^+$  važi:

$$v_{UL}(0^+) = V_{DD}$$

$$v_X(0^+) = 0$$

$$v_Y(0^+) = 0$$

$$v_Z(0^+) = V_{DD}$$

Nakon veoma kratkog vremenskog intervala  $\Delta t$  napon  $v_{UL}$  pada na nulu, tranzistor  $M_1$  se tada isključuje, a napon na kondenzatoru počinje da se eksponencijalno povećava sa vremenskom konstantom  $\tau = RC$ . To se dešava na način pri kome je  $v_X = 0$  (jer je izlaz invertora na nivou logičke jedinice), dok se napon  $v_Y$  eksponencijalno povećava sa pomenutom vremenskom konstantom. Vrednost kojoj teži napon  $v_Y$  je određena novim stacionarnim stanjem koje bi nastupilo

kada bi struja kroz kondenzator opala na nulu, a to je  $v_Y(\infty) = V_{DD}$ . Jednačina koja opisuje napon  $v_Y$  u toj situaciji je (imajući u vidu da je  $\Delta t \ll RC$ ):

$$v_Y(t) = v_Y(\infty) - [v_Y(\infty) - v_Y(0^+)] \cdot e^{-\frac{t}{\tau}}$$

$$v_Y(t) = V_{DD} - [V_{DD} - 0] \cdot e^{-\frac{t}{RC}} = 5V \cdot (1 - e^{-1000t})$$

Ova zavisnost će važiti sve dok napon  $v_Y$  ne dostigne prag invertora  $V_T = \frac{V_{DD}}{2}$  ili dok se na ulazu  $v_{UL}$  ponovo ne pojavi pobudni impuls, u zavisnosti šta od to dvoje će se prvo desiti. S obzirom da je u momentu pojave uzlazne ivice drugog pobudnog impulsa:

$$v_Y(\Delta t + T_P) \approx v_Y(T_P) = 5V \cdot (1 - e^{-1000T_P}) = 1,967V$$

može se zaključiti da napon  $v_Y$  neće dostići prag invertora do tog momenta, tako da će izlaz invertora ostati na nivou logičke jedinice, tj.  $v_Z = V_{DD}$ . Pojavom uzlazne ivice drugog pobudnog impulsa ponovo se tranzistor  $M_1$  uključuje, i vrednost napona u tački Y tada opadne na  $v_Y = 0$ .

Nakon veoma kratkog vremenskog intervala  $\Delta t$  napon  $v_{UL}$  ponovo pada na nulu, tranzistor  $M_1$  se tada isključuje, a napon na kondenzatoru počinje da se eksponencijalno povećava sa vremenskom konstantom  $\tau = RC$ . Vrednost kojoj teži napon  $v_Y$  je određena novim stacionarnim stanjem koje bi nastupilo kada bi struja kroz kondenzator opala na nulu, a to je  $v_Y(\infty) = V_{DD}$ . Jednačina koja opisuje napon  $v_Y$  u toj situaciji je (imajući u vidu da je  $\Delta t \ll T_P$ ):

$$v_Y(t) = v_Y(\infty) - [v_Y(\infty) - v_Y(T_P^+)] \cdot e^{-\frac{t-T_P}{\tau}}$$

$$v_Y(t) = V_{DD} - [V_{DD} - 0] \cdot e^{-\frac{t-T_P}{RC}} = 5V \cdot (1 - e^{-1000(t-T_P)})$$

Ovaj proces će se odvijati sve dok napon  $v_Y$  ne dostigne prag invertora  $V_T = \frac{V_{DD}}{2}$  ili dok se na ulazu  $v_{UL}$  ponovo ne pojavi pobudni impuls, u zavisnosti šta od to dvoje će se prvo desiti. S obzirom da je u momentu pojave uzlazne ivice trećeg pobudnog impulsa:

$$v_Y(2\Delta t + 2T_P) \approx v_Y(2T_P) = 5V \cdot (1 - e^{-1000T_P}) = 1,967V$$

može se zaključiti da napon  $v_Y$  neće dostići prag invertora do tog momenta, tako da će izlaz invertora ostati na nivou logičke jedinice, tj.  $v_Z = V_{DD}$ . Pojavom uzlazne ivice trećeg pobudnog impulsa ponovo se tranzistor  $M_1$  uključuje, i vrednost napona u tački Y tada opadne na  $v_Y = 0$ .

Nakon veoma kratkog vremenskog intervala  $\Delta t$  napon  $v_{UL}$  ponovo pada na nulu, tranzistor  $M_1$  se tada isključuje, a napon na kondenzatoru počinje da se eksponencijalno povećava sa vremenskom konstantom  $\tau = RC$ . Vrednost kojoj teži napon  $v_Y$  je određena novim stacionarnim stanjem koje bi nastupilo kada bi struja kroz kondenzator opala na nulu, a to je  $v_Y(\infty) = V_{DD}$ . Jednačina koja opisuje napon  $v_Y$  u toj situaciji je (imajući u vidu da je  $\Delta t \ll T_P$ ):

$$v_Y(t) = v_Y(\infty) - [v_Y(\infty) - v_Y((2T_p)^+)] \cdot e^{-\frac{t-2T_p}{\tau}}$$

$$v_Y(t) = V_{DD} - [V_{DD} - 0] \cdot e^{-\frac{t-2T_p}{RC}} = 5V \cdot (1 - e^{-1000(t-2T_p)})$$

Ovaj proces će se odvijati sve dok napon  $v_Y$  ne dostigne prag invertora  $V_T = \frac{V_{DD}}{2}$  ili dok se na ulazu  $v_{UL}$  ponovo ne pojavi pobudni impuls, u zavisnosti šta od to dvoje će se prvo desiti. S obzirom da je u momentu pojave uzlazne ivice četvrtog pobudnog impulsa:

$$v_Y(3\Delta t + 3T_p) \approx v_Y(3T_p) = 5V \cdot (1 - e^{-1000T_p}) = 1,967V$$

može se zaključiti da napon  $v_Y$  neće dostići prag invertora do tog momenta, tako da će izlaz invertora ostati na nivou logičke jedinice, tj.  $v_Z = V_{DD}$ . Pojavom uzlazne ivice četvrtog pobudnog impulsa ponovo se tranzistor  $M_1$  uključuje, i vrednost napona u tački Y tada opadne na  $v_Y = 0$ .

Nakon veoma kratkog vremenskog intervala  $\Delta t$  napon  $v_{UL}$  pada na nulu, tranzistor  $M_1$  se tada isključuje, a napon na kondenzatoru počinje da se eksponencijalno povećava sa vremenskom konstantom  $\tau = RC$ . Vrednost kojoj teži napon  $v_Y$  je određena novim stacionarnim stanjem koje bi nastupilo kada bi struja kroz kondenzator opala na nulu, a to je  $v_Y(\infty) = V_{DD}$ . Jednačina koja opisuje napon  $v_Y$  u toj situaciji je (imajući u vidu da je  $\Delta t \ll T_p$ ):

$$v_Y(t) = v_Y(\infty) - [v_Y(\infty) - v_Y((3T_p)^+)] \cdot e^{-\frac{t-3T_p}{\tau}}$$

$$v_Y(t) = V_{DD} - [V_{DD} - 0] \cdot e^{-\frac{t-3T_p}{RC}} = 5V \cdot (1 - e^{-1000(t-3T_p)})$$

Ova zavisnost će važiti sve dok napon  $v_Y$  ne dostigne prag invertora  $V_T = \frac{V_{DD}}{2}$ , kada će se izlaz invertora promeniti na logičku nulu. S obzirom da je ulazni napon  $v_{UL} = 0$  (jer je u međuvremenu četvrti pobudni impuls prošao), ova promena logičkog nivoa invertora ima za posledicu skok izlaznog napona NILI kola na nivo logičke jedinice tj. na  $v_X = V_{DD}$ . Zbog ovoga će i napon  $v_Y$  da se momentalno poveća na vrednost  $\frac{3V_{DD}}{2}$  (jer vrednost napona na kondenzatoru ne može trenutno da se promeni). Ukoliko se trenutak promene nivoa signala na izlazu invertora označi sa  $t = T_1$ , na osnovu opisane analize sledi:

$$v_X(T_1^+) = V_{DD}$$

$$v_Y(T_1^+) = \frac{3V_{DD}}{2}$$

$$v_Z(T_1^+) = 0$$

Dalje će napon  $v_Y$  da eksponencijalno opada ka novoj stacionarnoj vrednosti  $v_Y(\infty) = V_{DD}$  sa vremenskom konstantom  $\tau = RC$ , dok će nivoi naponskih signala  $v_X$  i  $v_Z$  da ostanu nepromenjeni. Jednačina koja opisuje  $v_Y$  u ovoj situaciji je:

$$v_Y(t) = v_Y(\infty) - [v_Y(\infty) - v_Y(T_1^+)] \cdot e^{-\frac{t-T_1}{\tau}}$$

$$v_Y(t) = V_{DD} - [V_{DD} - \frac{3V_{DD}}{2}] \cdot e^{-\frac{t-T_1}{RC}} = V_{DD} + \frac{V_{DD}}{2} \cdot e^{-\frac{t-T_1}{RC}} = 5V + 2,5V \cdot e^{-1000(t-T_1)}$$

Vremenski trenutak  $t = T_1$  se može odrediti iz uslova:

$$v_Y(T_1^-) = 5V \cdot (1 - e^{-1000(T_1-3T_P)}) = 2,5V$$

odakle se dobija:

$$T_1 = 3T_P + 0,001 \ln 2 = 2,193ms$$

Odgovarajući vremenski dijagrami su prikazani na sledećoj slici:

