

Predmet: OSNOVI DIGITALNE ELEKTRONIKE

BROJ POENA \_\_\_\_\_

Ispit: 22.06.2007.

Odgovorni nastavnik i asistent: Dragan Vasiljević i Goran Savić

DEŽURNI:

KANDIDAT:

Sala \_\_\_\_\_  
 Vreme početka \_\_\_\_\_  
 Vreme završetka \_\_\_\_\_  
 Potpis \_\_\_\_\_

Ime \_\_\_\_\_  
 Prezime \_\_\_\_\_  
 Broj indeksa \_\_\_\_\_  
 Potpis \_\_\_\_\_

### USLOVI ISPITA

1. Trajanje ispita 240 minuta.
2. Ispit se polaže na formularu.
3. Dozvoljeni su kalkulator i hemijska olovka.
4. Ocenjuju se rad kandidata i sposobnost rezonovanja.
5. Traži se koncizan, jasan, čitak odgovor napisan u predviđenom prostoru (linija, boks, crtež).

### OCENJIVANJE

R.Br.	1	2	3	4	5	6	7	8	Total
Max	<b>10</b>	<b>15</b>	<b>10</b>	<b>15</b>	<b>10</b>	<b>10</b>	<b>15</b>	<b>15</b>	<b>100</b>
Dobijeno									

**1. [5] a.** Nacrtati prenosnu karakteristiku CMOS invertora i obeležiti i definisati margine logičke nule i logičke jedinice na ulazu invertora.

[5] **b.** Definisati statičku i dinamičku potrošnju kod CMOS invertora. Obrazložiti i izvesti formulu za izračunavanje dinamičke potrošnje za slučaj pobude pravougaonom povorkom impulsa.

### Rešenje:

**a.** Pred.2, str.6,7.

2. [15] Koristeći Šmitov komparator sa histerezisom i prenosnom karakteristikom sa inverzijom (Z oblik), nacrtati kolo generatora pravougaonih impulsa. Nacrtati vremenske dijagrame napona na ulazu i na izlazu Šmitovog kola i izračunati sve karakteristične vrednosti.

**Rešenje:**

Predav.3, str.10.

3. [5] **a.** Zadata je Bulova funkcija od 4 promenljive koja ima vrednost L1 na slogovima sa indeksima  $\{0,3,5,8,12,14\}$ . Koristeći multiplekser MX 1/16 realizovati definisanu Bulovu funkciju.
- [5] **b.** Nacrtati realizaciju multipleksa MX1/16 sa logičkim kolima.

**Rešenje:**

Pred.5, str. 8.,10.

4. [7] **a.** Nacrtati organizaciju ROM memorije sa kvadratnom memorijskom matricom. Definirati dekodere i multipleksere ako ima  $2^n$  reči od B bita.

[8] **b.** Nacrtati blok-šemu statičke RAM memorije za 4 reči od 2 bita. Pokazati detaljno sve veze unutar memorijskih ćelija i prema spoljnom svetu.

**Rešenje:**

**a.** Pred.7,str.2

**b.** Pred.7,str.6

**KANDIDAT:** Ime \_\_\_\_\_ Prezime \_\_\_\_\_ Broj indeksa \_\_\_\_\_  
Dežurni \_\_\_\_\_

5. Sledeće brojeve date u brojnim sistema sa različitim osnovom, prebaciti u traženi brojni sistem.

a) [3] Brojeve:  $1011001.010_2$ ,  $B26F.4_{16}$ ,  $427.2_8$ , konvertovati u broj u decimalnom brojnom sistemu.

b) [4] Brojeve:  $463.64_{10}$ ,  $01001110.011_2$ ,  $124.4_8$ , konvertovati u broj u heksadecimalnom brojnom sistemu.

c) [3] Brojeve:  $1226.5_{10}$ ,  $101.10_{16}$ ,  $10100110.0101_2$ , konvertovati u broj u oktalanom brojnom sistemu.

**Rešenje:**

$$a) 1011001.010_2 = 1 \cdot 2^6 + 0 \cdot 2^5 + 1 \cdot 2^4 + 1 \cdot 2^3 + 0 \cdot 2^2 + 0 \cdot 2^1 + 1 \cdot 2^0 + 0 \cdot 2^{-1} + 1 \cdot 2^{-2} + 0 \cdot 2^{-3} = 89.25_{10}$$

$$B26F.4_{16} = 11 \cdot 16^3 + 2 \cdot 16^2 + 6 \cdot 16^1 + 15 \cdot 16^0 + 4 \cdot 16^{-1} = 45679.25_{10}$$

$$427.2_8 = 4 \cdot 8^2 + 2 \cdot 8^1 + 7 \cdot 8^0 + 2 \cdot 8^{-1} = 279.25_{10}$$

$$b) 463_{10} = 1CF_{16}$$

$$463/16 = 28 \text{ ostatak } 15_{10} = F_{16} \text{ (LSD-Cifra najmanje težine)}$$

$$28/16 = 1 \text{ ostatak } 12_{10} = C_{16}$$

$$1/16 = 0 \text{ ostatak } 1_{10} = 1_{16} \text{ (MSD- Cifra najveće težine)}$$

$$0.64_{10} = 0.A3D70\cdots_{16}$$

$$0.64 \times 16 = 10_{10} = A_{16} \text{ (MSD) ostatak } 0.24$$

$$0.24 \times 16 = 3_{10} = 3_{16} \text{ ostatak } 0.84$$

$$0.84 \times 16 = 13_{10} = D_{16} \text{ ostatak } 0.44$$

$$0.44 \times 16 = 7_{10} = 7_{16} \text{ ostatak } 0.04$$

$$0.04 \times 16 = 0_{10} = 0_{16} \text{ (LSD) ostatak } 0.64, \text{ itd.}$$

$$\text{Dakle, } 463.64_{10} = 1CF.A3D70A3D70\cdots_{16}$$

$$01001110.011_2 = 4E.6_{16}$$

$$124.4_8 = 001010100.100_2 = 54.8_{16}$$

$$c) 1226_{10} = 2312_8$$

$$1226/8 = 153 \text{ ostatak } 2_8 \text{ (LSD)}$$

$$153/8 = 19 \text{ ostatak } 1_8$$

$$19/8 = 2 \text{ ostatak } 3_8$$

$$2/8 = 0 \text{ ostatak } 2_8 \text{ (MSD)}$$

$$0.5_{10} = 0.4_8$$

$$0.5 \times 8 = 4 \text{ (MSD) ostatak } 0$$

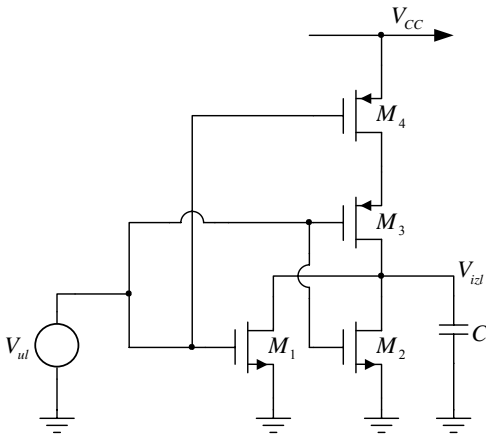
$$\text{Dakle: } 1226.5_{10} = 2312.4_8$$

$$101.10_{16} = 000100000001.00010000_2 = 401.04_8$$

$$10100110.0101_2 = 246.24_8$$

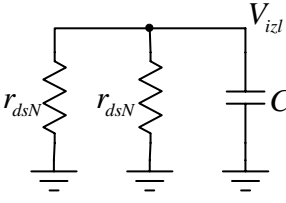
6. [10] Izlaz dvoulaznog CMOS NILI kola je opterećen kondenzatorom  $C=100\text{pF}$ , dok su ulazi kratko spojeni i povezani na generator povorke pravougaonih impulsa  $V_{ul}$ , kao što je to prikazano na slici. Poznato je da se PMOS tranzistori u provodnom režimu mogu ekvivalentirati otpornostima  $r_{dsP} = 50\ \Omega$ , a u neprovodnom režimu sa  $r_{dsP} \rightarrow \infty$ , dok se NMOS tranzistori u provodnom režimu mogu ekvivalentirati otpornostima  $r_{dsN} = 200\ \Omega$ , a u neprovodnom režimu sa  $r_{dsN} \rightarrow \infty$ . Frekvencija pravougaonih impulsa je  $f = 5\text{MHz}$ , odnos impuls/perioda je  $n=50\%$ , a amplituda impulsa je  $5\text{V}$  (pri čemu je naponski nivo impulsa  $5\text{V}$ , a naponski nivo pauze  $0\text{V}$ ). Kolo se napaja sa  $V_{CC} = 5\text{V}$ .

Izračunati i nacrtati talasni oblik napona na izlazu kola  $V_{izl}$  u ustaljenom stanju.



### Rešenje:

Uspostavljanje logičke nule na izlazu:



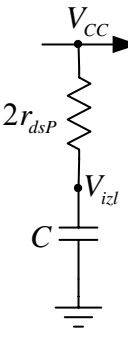
$$V_{izl}(t) = V_{izl}(\infty) - [V_{izl}(\infty) - V_{izl}(0^+)] \cdot e^{-\frac{t}{\tau_1}}$$

$$V_{izl}(\infty) = 0; \quad V_{izl}(0^+) = V_{izl}(0^-) = V_{i\max}$$

$$\tau_1 = C \cdot \frac{r_{dsN}}{2} = 10\text{ns}$$

$$V_{izl}(t) = V_{i\max} \cdot e^{-\frac{t}{10\text{ns}}}; \quad 0 \leq t \leq \frac{T}{2}; \quad T = \frac{1}{f} = 200\text{ns}$$

Uspostavljanje logičke jedinice na izlazu:



$$V_{izl}(t) = V_{izl}(\infty) - [V_{izl}(\infty) - V_{izl}(\frac{T}{2}^+)] \cdot e^{-\frac{t - \frac{T}{2}}{\tau_2}}$$

$$+ \\ V_{izl}(\infty) = V_{CC}; \quad V_{izl}(\frac{T}{2}^+) = V_{izl}(\frac{T}{2}^-) = V_{i\min}$$

$$\tau_2 = C \cdot 2r_{dsP} = 10\text{ns}$$

$$V_{izl}(t) = V_{CC} - [V_{CC} - V_{i\min}] \cdot e^{-\frac{t - \frac{T}{2}}{10\text{ns}}}; \quad \frac{T}{2} \leq t \leq T$$

Iz uslova:

$$V_{izl}\left(\frac{T}{2}\right) = V_{i\min} \quad \text{i} \quad V_{izl}(T) = V_{i\max}$$

sledi:

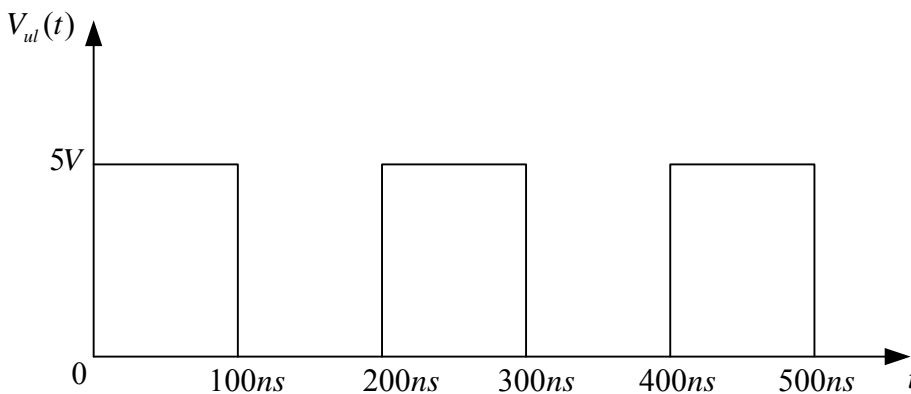
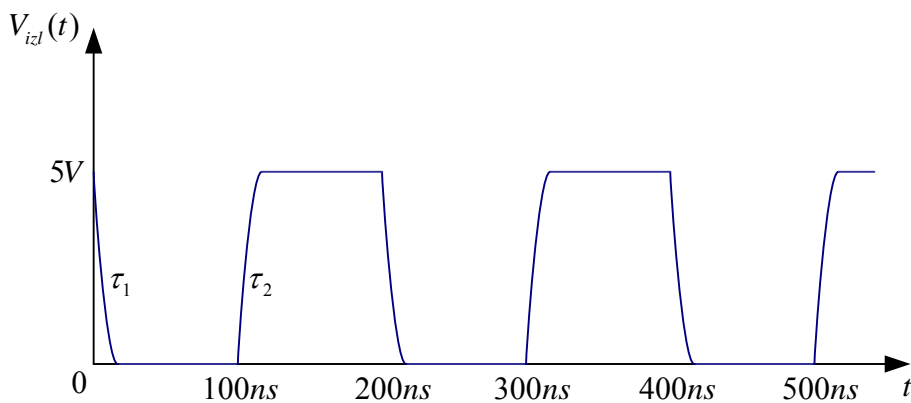
$$V_{i\min} = V_{i\max} \cdot e^{-\frac{\frac{T}{2}}{10ns}} \quad \text{i} \quad V_{i\max} = V_{CC} - [V_{CC} - V_{i\min}] \cdot e^{-\frac{\frac{T}{2}}{10ns}}$$

Rešavanjem dobijenih jednačina po  $V_{i\min}$  i  $V_{i\max}$  se dobija:

$$V_{i\max} = \frac{V_{CC}}{1 + e^{-10}} \approx 5V \quad \text{i} \quad V_{i\min} = \frac{e^{-10} \cdot V_{CC}}{1 + e^{-10}} \approx 0V$$

Dakle  $V_{izl}(t)$  je periodičan signal sa periodom 200ns, a unutar intervala trajanja jedne periode važi:

$$V_{izl}(t) = 5V \cdot e^{-\frac{t}{10ns}} \quad \text{za } 0 \leq t \leq 100ns \quad \text{i} \quad V_{izl}(t) = 5V - 5V \cdot e^{-\frac{t-100ns}{10ns}} \quad \text{za } 100ns \leq t \leq 200ns.$$



7. [15] Koristeći minimalni broj ivičnih D flip-flova koji se okidaju rastućom ivicom signala takta CLK i potreban broj proizvoljnih logičkih kola, sintetisati sinhroni brojač koji broji u sledećoj sekvenci: 0000 → 0100 → 1100 → 0110 → 0001 → 0111 → 0011 → 1010 → 1111 → 1000 → 0000. U slučaju da se brojač nađe u nekom od stanja koja nisu zadata u navedenoj sekvenci, potrebno je da nailaskom prve sledeće rastuće ivice signala takta pređe u stanje 0000.

**Rešenje:**

Tabela prelaza brojačke mreže ima sledeći izgled:

$Q_4$	$Q_3$	$Q_2$	$Q_1$	$Q_4(t+1)$	$Q_3(t+1)$	$Q_2(t+1)$	$Q_1(t+1)$	$D_4$	$D_3$	$D_2$	$D_1$
0	0	0	0	0	1	0	0	0	1	0	0
0	0	0	1	0	1	1	1	0	1	1	1
0	0	1	0	0	0	0	0	0	0	0	0
0	0	1	1	1	0	1	0	1	0	1	0
0	1	0	0	1	1	0	0	1	1	0	0
0	1	0	1	0	0	0	0	0	0	0	0
0	1	1	0	0	0	0	1	0	0	0	1
0	1	1	1	0	0	1	1	0	0	1	1
1	0	0	0	0	0	0	0	0	0	0	0
1	0	0	1	0	0	0	0	0	0	0	0
1	0	1	0	1	1	1	1	1	1	1	1
1	0	1	1	0	0	0	0	0	0	0	0
1	1	0	0	0	1	1	0	0	1	1	0
1	1	0	1	0	0	0	0	0	0	0	0
1	1	1	0	0	0	0	0	0	0	0	0
1	1	1	1	0	0	0	0	0	0	0	0
1	1	1	1	1	0	0	0	1	0	0	0

Pomoću Karnoovih mapa dobijamo:

$Q_4Q_3 \setminus Q_2Q_1$	00	01	11	10
00	0	0	1	0
01	1	0	0	0
11	0	0	1	0
10	0	0	0	1

$$D_4 = \overline{Q_4}\overline{Q_3}Q_2Q_1 + \overline{Q_4}Q_3\overline{Q_2}\overline{Q_1} + Q_4Q_3Q_2Q_1 + Q_4\overline{Q_3}Q_2\overline{Q_1}$$

$Q_4Q_3 \setminus Q_2Q_1$	00	01	11	10
00	1	1	0	0
01	1	0	0	0
11	1	0	0	0
10	0	0	0	1

$$D_3 = \overline{Q_4}\overline{Q_3}Q_2 + Q_3\overline{Q_2}\overline{Q_1} + Q_4\overline{Q_3}Q_2\overline{Q_1}$$

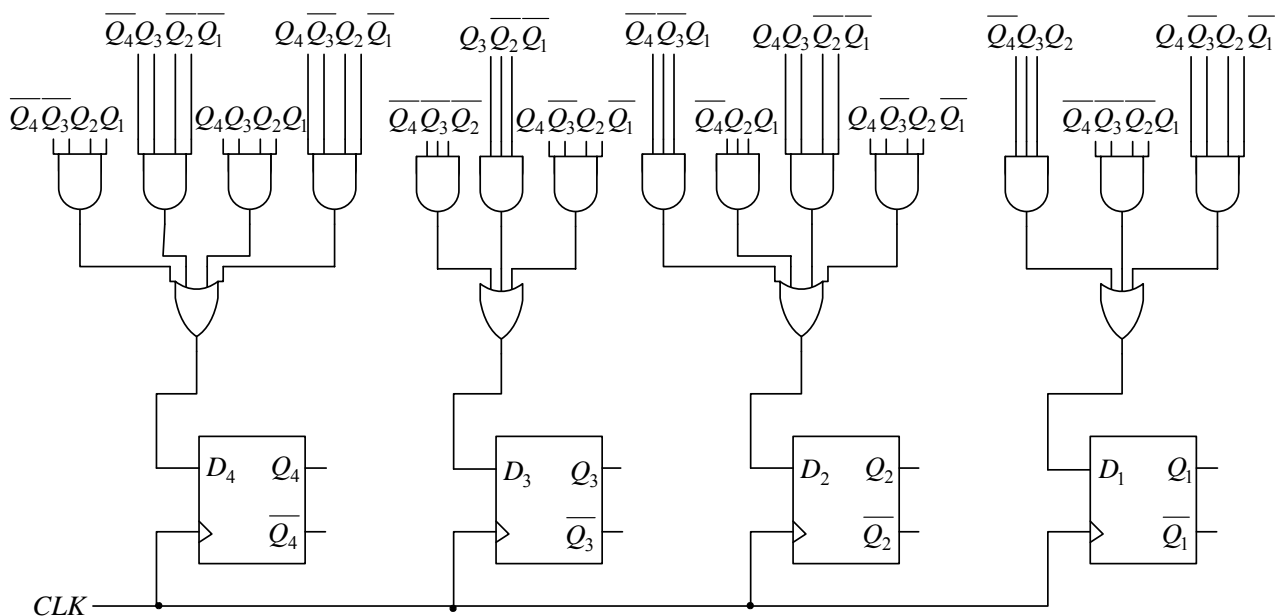
$Q_4Q_3 \setminus Q_2Q_1$	00	01	11	10
00	0	1	1	0
01	0	0	1	0
11	1	0	0	0
10	0	0	0	1

$$D_2 = \overline{Q_4}\overline{Q_3}\overline{Q_1} + \overline{Q_4}Q_2Q_1 + Q_4Q_3\overline{Q_2}\overline{Q_1} + Q_4\overline{Q_3}Q_2\overline{Q_1}$$

$Q_4Q_3 \setminus Q_2Q_1$	00	01	11	10
00	0	1	0	0
01	0	0	1	1
11	0	0	0	0
10	0	0	0	1

$$D_1 = \overline{Q_4}Q_3Q_2 + \overline{Q_4}\overline{Q_3}\overline{Q_2}Q_1 + Q_4\overline{Q_3}Q_2\overline{Q_1}$$

Na osnovu izvedenih jednačina konačno dobijamo:



8. [15] Koristeći se metodom dizajniranja na bazi opisa ponašanja sistema, napraviti VHDL model multipleksera sa osam četvorobitnih ulaza. Ulazni vektori su A0, A1, A2, A3, A4, A5, A6 i A7, dok je izlazni vektor X. Upravljački vektor SEL je trobitni. Svi vektori imaju bite u smeru MSB>LSB. Za vrednost upravljačkog signala 'k' (k=0,1,2...,7), na izlazu se pojavljuje ulazni vektor Ak. Kolo radi u pozitivnoj logici. Nacrtati i blok dijagram sistema.

### Rešenje:

```
library IEEE;
use IEEE.std_logic_1164.all;

entity mux8in4b is
    port (A0,A1,A2,A3,A4,A5,A6,A7: in STD_LOGIC_VECTOR (3 downto 0);
          SEL: in STD_LOGIC_VECTOR (2 downto 0);
          X: out STD_LOGIC_VECTOR (3 downto 0));
end mux8in4b;

architecture mux8in4b_arch of mux8in4b is
begin
    process (A0,A1,A2,A3,A4,A5,A6,A7,SEL)
    begin
        case SEL is
            when "000" => X<=A0;
            when "001" => X<=A1;
            when "010" => X<=A2;
            when "011" => X<=A3;
            when "100" => X<=A4;
            when "101" => X<=A5;
            when "110" => X<=A6;
            when "111" => X<=A7;
            when others => X<=(others=>'U');
        end case;
    end process;
end mux8in4b_arch;
```

